

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-286314

(43)Date of publication of application : 13.10.2000

(51)Int.Cl.

H01L 21/66

G01B 11/00

G01N 27/82

(21)Application number : 11-037077

(71)Applicant : NEC CORP

(22)Date of filing : 16.02.1999

(72)Inventor : FUTAGAWA KIYOSHI

(30)Priority

Priority number : 10272788
11016990

Priority date : 28.09.1998
26.01.1999

Priority country : JP

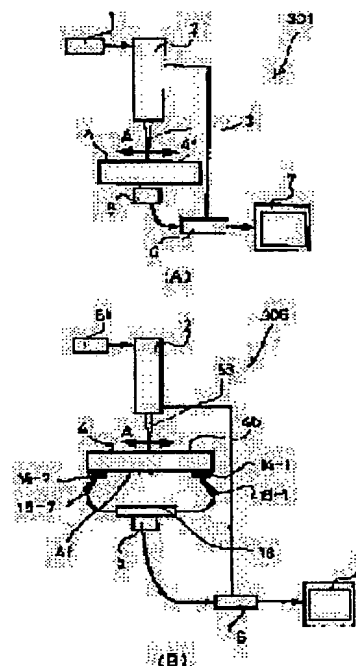
JP

(54) METHOD AND DEVICE FOR NON-DESTRUCTIVE TESTING

(57)Abstract:

PROBLEM TO BE SOLVED: To inspect a chip before bonding pad formation for enhanced testing efficiency.

SOLUTION: When a defective location on a semiconductor device chip 4 is irradiated with a laser beam 3 generated by an optical system 2 and is heated, a thermoelectromotive force causes a transient current to generate a magnetic field. A magnetic field detector 5 detects the intensity of the magnetic field for detecting defects contained in a semiconductor device chip. The detected result is converted into brightness by a control/image process system 6, and composited with a laser microscope image, which is displayed on an image display device 7. The current generated by thermoelectromotive force is collected on a current collecting board 16 from a bonding pad 14 (14-1 to 14-7 to (14-12)) before the magnetic field is detected by the magnetic field detector 5, for further enhanced detection sensitivity.



LEGAL STATUS

[Date of request for examination]

24.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3175766

[Date of registration]

06.04.2001

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3175766号
(P3175766)

(45) 発行日 平成13年 6 月11日 (2001. 6. 11)

(24) 登録日 平成13年 4 月 6 日 (2001. 4. 6)

(51) Int.Cl.⁷

H 0 1 L 21/66

識別記号

F I

H 0 1 L 21/66

C

請求項の数54(全 26 頁)

(21) 出願番号	特願平11-37077	(73) 特許権者	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成11年2月16日 (1999. 2. 16)	(72) 発明者	二川 清 東京都港区芝五丁目7番1号 日本電気 株式会社内
(65) 公開番号	特開2000-286314(P2000-286314A)	(74) 代理人	100089875 弁理士 野田 茂
(43) 公開日	平成12年10月13日 (2000. 10. 13)		
審査請求日	平成11年3月24日 (1999. 3. 24)		
(31) 優先権主張番号	特願平10-272788		
(32) 優先日	平成10年9月28日 (1998. 9. 28)		
(33) 優先権主張国	日本 (J P)	審査官	坂本 薫昭
(31) 優先権主張番号	特願平11-16990		
(32) 優先日	平成11年1月26日 (1999. 1. 26)	(56) 参考文献	特開 平7-263502 (J P, A) 特開 平9-145795 (J P, A)
(33) 優先権主張国	日本 (J P)		
		(58) 調査した分野(Int.Cl. ⁷ , D B名)	H01L 21/66

(54) 【発明の名称】 非破壊検査装置および非破壊検査方法

(57) 【特許請求の範囲】

【請求項1】 レーザ光を発生する光源と、
前記光源が発生したレーザ光よりレーザビームを生成して半導体デバイスチップに照射するレーザビーム生成手段とを備えて前記半導体デバイスチップを非破壊的に検査する装置であって、
前記レーザビーム生成手段による前記レーザビームの照射により前記半導体デバイスチップ中に熱起電力電流が生じて誘起される磁場の強度を検出する磁場検出手段を備え、
前記磁場検出手段の検出結果により前記半導体デバイスチップの欠陥の有無を検査することを特徴とする非破壊検査装置。

【請求項2】 前記レーザビーム生成手段が生成した前記レーザビームを走査して前記レーザビームの前記半導

体デバイスチップ上の照射位置を変化させるレーザビーム走査手段を備えたことを特徴とする請求項1記載の非破壊検査装置。

【請求項3】 前記レーザビーム生成手段により前記レーザビームが照射される照射点と前記磁場検出手段により磁気検出される検出点の相対的な位置関係が固定された状態で前記半導体デバイスチップを前記照射点と前記検出点に対して移動させることによって前記レーザビーム生成手段が生成した前記レーザビームの前記半導体デバイスチップ上の照射位置を変化させるレーザビーム走査手段を備えたことを特徴とする請求項1記載の非破壊検査装置。

【請求項4】 前記照射点と前記検出点の相対的な位置関係は、前記磁場検出手段により前記検出点で検出される磁気値が最も大きな値となるように設定されることを特

徴とする請求項 3 記載の非破壊検査装置。

【請求項 5】 前記レーザービーム走査手段により前記レーザービームの前記照射位置を変化させつつ前記磁場検出手段により検出した磁場強度を輝度に変換し、前記レーザービームの前記照射位置に対応する像表示面上の位置における輝度を前記輝度に設定して走査磁場像を表示する像表示手段を備えたことを特徴とする請求項 2、3 または 4 記載の非破壊検査装置。

【請求項 6】 前記半導体デバイスチップを撮影する走査レーザー顕微鏡と、前記走査磁場像と前記走査レーザー顕微鏡により取得した走査レーザー顕微鏡像とを合成して表示する第 2 の像表示手段とを備えたことを特徴とする請求項 5 記載の非破壊検査装置。

【請求項 7】 前記レーザービーム生成手段は、ウェハ上に近接して配列された複数の前記半導体デバイスチップのうちの特定の前記半導体デバイスチップにのみ前記レーザービームを照射し、かつ前記特定の半導体デバイスチップの検査領域全体に前記レーザービームを一度に照射することを特徴とする請求項 1 記載の非破壊検査装置。

【請求項 8】 前記レーザービームの光の波長は、シリコン基板を透過し、かつ光励起電流を生じない波長であることを特徴とする請求項 1 乃至 7 に何れか 1 項記載の非破壊検査装置。

【請求項 9】 前記レーザービームの光の波長が 1 2 0 0 nm より長いことを特徴とする請求項 1 乃至 8 に何れか 1 項記載の非破壊検査装置。

【請求項 1 0】 前記レーザービームの光の波長が約 1 3 0 0 nm であることを特徴とする請求項 1 乃至 8 に何れか 1 項記載の非破壊検査装置。

【請求項 1 1】 前記レーザービーム生成手段は前記半導体デバイスチップの裏面側に前記レーザービームを照射し、前記磁場検出手段は前記半導体デバイスチップの表面側に配置されていることを特徴とする請求項 8、9 または 1 0 記載の非破壊検査装置。

【請求項 1 2】 前記半導体デバイスチップ上の所定箇所的一端が電氣的に接続された電流回路を 1 つまたは複数設け、前記磁場検出手段を前記電流回路の近傍に配置したことを特徴とする請求項 1 乃至 1 1 に何れか 1 項記載の非破壊検査装置。

【請求項 1 3】 複数の前記電流回路は特定の箇所が相互に近接するように配設され、前記磁場検出手段は前記特定の箇所近接して配置されていることを特徴とする請求項 1 2 記載の非破壊検査装置。

【請求項 1 4】 前記半導体デバイスチップ上の所定箇所的一端が電氣的に接続され、他端が前記半導体デバイスチップ上の前記所定箇所とは異なる箇所に電氣的に接続された電流回路を 1 つまたは複数設け、前記磁場検出手段を前記電流回路の近傍に配置したことを特徴とする請求項 1 乃至 1 1 に何れか 1 項記載の非破壊検査装置。

【請求項 1 5】 複数の前記電流回路は共通接続点を有し、前記磁場検出手段は前記共通接続点に近接して配置されていることを特徴とする請求項 1 4 記載の非破壊検査装置。

05 【請求項 1 6】 前記所定箇所はボンディングパッドであることを特徴とする請求項 1 2 または 1 4 記載の非破壊検査装置。

【請求項 1 7】 前記半導体デバイスチップの表面側に露出しているボンディングパッドまたは電極の全てに電氣的に接続して前記ボンディングパッドまたは前記電極の全てを同電位にする導電性薄膜を前記半導体デバイスチップの表面側に設け、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする請求項 1 乃至 1 0 に何れか 1 項記載の非破壊検査装置。

15 【請求項 1 8】 前記レーザービーム生成手段は、前記半導体デバイスチップの裏面側に前記レーザービームを照射するように構成され、前記磁場検出手段は、前記半導体デバイスチップの表面側に配置されていることを特徴とする請求項 1 7 記載の非破壊検査装置。

20 【請求項 1 9】 前記導電性薄膜は、前記レーザービームを透過するように構成され、前記レーザービーム生成手段は、前記導電性薄膜を介して前記半導体チップの表面側に前記レーザービームを照射するように構成され、前記磁場検出手段は、前記半導体デバイスチップの裏面側に配置されていることを特徴とする請求項 1 7 記載の非破壊検査装置。

【請求項 2 0】 前記半導体デバイスチップの検査対象となる検査対象配線と導通する配線用導電膜を前記半導体デバイスチップの表面側の全面に形成し、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする請求項 1 乃至 1 0 に何れか 1 項記載の非破壊検査装置。

【請求項 2 1】 前記配線用導電膜と前記検査対象配線の間には絶縁層が形成されており、前記配線用導電膜と前記検査対象配線の導通は、前記絶縁層を貫通して設けられたビアが前記配線用導電膜と前記検査対象配線を接続することで行なわれるように構成されていることを特徴とする請求項 2 0 記載の非破壊検査装置。

【請求項 2 2】 前記レーザービーム生成手段は、前記半導体デバイスチップの裏面側に前記レーザービームを照射するように構成され、前記磁場検出手段は、前記半導体デバイスチップの表面側に配置されていることを特徴とする請求項 2 0 または 2 1 記載の非破壊検査装置。

【請求項 2 3】 前記配線用導電膜は、該配線用導電膜に形成されたパターン以外の部分が取り除かれることで配線にされることを特徴とする請求項 2 0、2 1 または 2 2 記載の非破壊検査装置。

【請求項 2 4】 前記配線用導電膜は、金属、シリサイド、および多結晶シリコンの少なくとも 1 つから構成されていることを特徴とする請求項 2 0 乃至 2 3 に何れか

1 項記載の非破壊検査装置。

【請求項 2 5】 前記磁場検出手段は超伝導量子干渉素子により構成されていることを特徴とする請求項 1 乃至 2 4 に何れか 1 項記載の非破壊検査装置。

【請求項 2 6】 3 つの超伝導量子干渉素子を含み、各超伝導量子干渉素子の磁場検出面は互いに独立した方向に向けられていることを特徴とする請求項 2 5 記載の非破壊検査装置。

【請求項 2 7】 前記半導体デバイスチップはウェハ上に配列された状態にあることを特徴とする請求項 1 乃至 2 6 に何れか 1 項記載の非破壊検査装置。

【請求項 2 8】 レーザ光を発生させ、前記レーザ光よりレーザビームを生成して半導体デバイスチップに照射し、前記半導体デバイスチップを非破壊的に検査する方法であって、前記レーザビームの照射により前記半導体デバイスチップ中に熱起電力電流が生じて誘起される磁場の強度を検出し、検出した磁場の強度により前記半導体デバイスチップの欠陥の有無を検査することを特徴とする非破壊検査方法。

【請求項 2 9】 前記レーザビームを走査して前記レーザビームの前記半導体デバイスチップ上の照射位置を変化させることを特徴とする請求項 2 8 記載の非破壊検査方法。

【請求項 3 0】 前記レーザビームが照射される照射点と前記磁場が検出される検出点の相対的な位置が固定された状態で前記半導体デバイスチップを前記照射点と前記検出点に対して移動させることによって前記レーザビームの前記半導体デバイスチップ上の照射位置を変化させることを特徴とする請求項 2 8 記載の非破壊検査方法。

【請求項 3 1】 前記照射点と前記検出点の相対的な位置関係は、前記検出点で検出される磁気が最も大きな値となるように設定されることを特徴とする請求項 3 0 記載の非破壊検査方法。

【請求項 3 2】 前記レーザビームの前記照射位置を変化させつつ検出した前記磁場強度を輝度に変換し、前記レーザビームの前記照射位置に対応する像表示面上の位置における輝度を前記輝度に設定して走査磁場像を表示することを特徴とする請求項 2 9、3 0 または 3 1 記載の非破壊検査方法。

【請求項 3 3】 前記半導体デバイスチップの走査レーザ顕微鏡像を取得し、前記走査磁場像と前記走査レーザ顕微鏡像とを合成して表示することを特徴とする請求項 3 2 記載の非破壊検査方法。

【請求項 3 4】 ウェハ上に近接して配列された複数の前記半導体デバイスチップのうちの特定の前記半導体デバイスチップにのみ前記レーザビームを照射し、かつ前

記特定の半導体デバイスチップの検査領域全体に前記レーザビームを一度に照射することを特徴とする請求項 2 8 記載の非破壊検査方法。

【請求項 3 5】 前記レーザビームの光の波長は、シリコン基板を透過し、かつ光励起電流を生じない波長であることを特徴とする請求項 2 8 乃至 3 4 に何れか 1 項記載の非破壊検査方法。

【請求項 3 6】 前記レーザビームの光の波長が 1 2 0 0 n m より長いことを特徴とする請求項 2 8 乃至 3 5 に何れか 1 項記載の非破壊検査方法。

【請求項 3 7】 前記レーザビームの光の波長が約 1 3 0 0 n m であることを特徴とする請求項 2 8 乃至 3 5 に何れか 1 項記載の非破壊検査方法。

【請求項 3 8】 前記半導体デバイスチップの裏面側に前記レーザビームを照射し、前記半導体デバイスチップの表面側において前記磁場強度を検出することを特徴とする請求項 3 5、3 6 または 3 7 記載の非破壊検査方法。

【請求項 3 9】 前記半導体デバイスチップ上の所定箇所一端が電気的に接続された電流回路を 1 つまたは複数設け、前記電流回路に電流が流れて発生する磁場の強度を検出することを特徴とする請求項 2 8 乃至 3 8 に何れか 1 項記載の非破壊検査方法。

【請求項 4 0】 複数の前記電流回路は特定の箇所が相互に近接するように配設され、前記特定の箇所の近傍に発生する磁場の強度を検出することを特徴とする請求項 3 9 記載の非破壊検査方法。

【請求項 4 1】 前記半導体デバイスチップ上の所定箇所一端が電気的に接続され、他端が前記半導体デバイスチップ上の前記所定箇所とは異なる箇所に電気的に接続された電流回路を 1 つまたは複数設け、前記電流回路に電流が流れて発生する磁場の強度を検出することを特徴とする請求項 2 8 乃至 3 8 に何れか 1 項記載の非破壊検査方法。

【請求項 4 2】 複数の前記電流回路は共通接続点を有し、前記共通接続点の近傍に発生する磁場の強度を検出することを特徴とする請求項 4 1 記載の非破壊検査方法。

【請求項 4 3】 前記所定箇所はボンディングパッドであることを特徴とする請求項 3 9 または 4 1 記載の非破壊検査方法。

【請求項 4 4】 前記半導体デバイスチップの表面側に露出しているボンディングパッドまたは電極の全てに電気的に接続して前記ボンディングパッドまたは前記電極の全てを同電位にする導電性薄膜を前記半導体デバイスチップの表面側に設け、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする請求項 2 8 乃至 3 7 に何れか 1 項記載の非破壊検査方法。

【請求項 4 5】 前記レーザビーム生成手段は、前記半導体デバイスチップの裏面側に前記レーザビームを照射

するように構成され、前記磁場検出手段は、前記半導体デバイスチップの表面側に配置されていることを特徴とする請求項44記載の非破壊検査方法。

【請求項46】 前記導電性薄膜は、前記レーザビームを透過するように構成され、前記レーザビーム生成手段は、前記導電性薄膜を介して前記半導体チップの表面側に前記レーザビームを照射するように構成され、前記磁場検出手段は、前記半導体デバイスチップの裏面側に配置されていることを特徴とする請求項44記載の非破壊検査方法。

【請求項47】 前記半導体デバイスチップの検査対象となる検査対象配線と導通する配線用導電膜を前記半導体デバイスチップの表面側の全面に形成し、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする請求項28乃至37に何れか1項記載の非破壊検査方法。

【請求項48】 前記配線用導電膜と前記検査対象配線の間には絶縁層が形成されており、前記配線用導電膜と前記検査対象配線の導通は、前記絶縁層を貫通して設けられたビアが前記配線用導電膜と前記検査対象配線を接続することで行なわれるように構成されていることを特徴とする請求項47記載の非破壊検査方法。

【請求項49】 前記レーザビーム生成手段は、前記半導体デバイスチップの裏面側に前記レーザビームを照射するように構成され、前記磁場検出手段は、前記半導体デバイスチップの表面側に配置されていることを特徴とする請求項47または48記載の非破壊検査方法。

【請求項50】 前記配線用導電膜は、該配線用導電膜に形成されたパターン以外の部分を取り除かれることで配線にされることを特徴とする請求項47、48または49記載の非破壊検査装置。

【請求項51】 前記配線用導電膜は、金属、シリサイド、および多結晶シリコンの少なくとも1つから構成されていることを特徴とする請求項47乃至50に何れか1項記載の非破壊検査方法。

【請求項52】 超伝導量子干渉素子により前記磁場の強度を検出することを特徴とする請求項28乃至51に何れか1項記載の非破壊検査方法。

【請求項53】 3つの超伝導量子干渉素子を用いて前記磁場の強度を検出し、各超伝導量子干渉素子の磁場検出面は互いに独立した方向に向けることを特徴とする請求項52記載の非破壊検査方法。

【請求項54】 前記半導体デバイスチップはウェハ上に配列された状態にあることを特徴とする請求項28乃至53に何れか1項記載の非破壊検査方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体デバイスのチップを非破壊検査する装置および方法に関し、特に電氣的に活性な欠陥を検出する非破壊検査装置および方法

に関するものである。

【0002】

【従来の技術】従来、この種の非破壊検査技術は、たとえば「熱起電力を利用したOBI C解析技術」（日本学術振興会荷電粒子ビームの工業への応用第132委員会第132回研究会資料、pp. 221-226、1995年11月30日発行）に示されているように、半導体デバイスの不良解析・故障解析の一環として、配線系の欠陥箇所を非破壊的に検出するために用いられている。

10 【0003】図18、図19は従来の非破壊検査装置および方法の一例を示す構成図である。図中、同一の要素には同一の符号が付されている。レーザ発生器1で発生し光学系2で細く絞ったレーザビーム3を、半導体デバイスチップ4の被観測領域上で走査する。走査は、制御・画像処理系106の制御のもとで光学系2により偏向することによって行う。そして、その際に発生した電流をボンディングパッド14-1にプロービングしたプローバ115-1により取り出す。この電流を電流変化検出器131により検知し、制御・画像処理系106の制
15 御により像表示装置7上に、電流値の変化を走査位置と対応した輝度変化として像表示する。この像を走査電流変化像と呼ぶ。

【0004】図18は発生した電流が閉回路で流れるように、電流変化検出器131に接続されているボンディングパッド14-1とは異なるボンディングパッド14-7にプローバ115-2をプロービングし、プローバ115-2を接地した場合の構成例である。一方、図19は、発生した電流が開回路での過渡電流としてのみ流れるように、電流変化検出器131に接続されているボンディングパッド14-1以外のボンディングパッドは
25 すべて開放にした場合の構成例である。開回路で過渡電流が流れるためには容量成分が必要であるが、この場合の容量成分はチップ上の寄生容量および測定系の浮遊容量である。

30 【0005】次に、動作を説明する。図18と図19の違いは上述の通り、閉回路を形成しているか、開回路を形成しているかの違いだけであるので、ここでは区別せずに説明する。制御・画像処理系106の制御により、レーザ発生器1で発生し光学系2で細く絞ったレーザビーム3を、半導体デバイスチップ4の被観察領域上で走査する。走査に対応して、例えば電流変化検出器131に流れ込む電流は明るく、それとは逆方向の電流は暗くすることにより、像表示装置7上に走査電流変化像を輝度表示する。この際明暗ともに階調をつけて表示す
40 る。

【0006】欠陥のある付近にレーザビームが照射されると、その瞬間に熱起電力が発生して電流が流れる。欠陥のない部分を照射している場合には熱起電力は発生せず、電流は流れない。従って、像表示装置7上には欠陥が存在する付近にのみ明暗のコントラストが付いた像
50

(走査電流変化像という)が表示される。この走査電流変化像を得る際、同時に、あるいは相前後してレーザビームの走査に対応した光学的反射像である走査レーザ顕微鏡像を撮影する。その後、走査電流変化像と走査レーザ顕微鏡像とを一般的な画像処理の技術によって合成し、2つの像を重ね合わせた像を得る。この合成像より、走査電流変化像で明暗のコントラストが得られた場所が明確に認識でき、欠陥個所を特定することができる。この技術による欠陥位置の検出位置精度はサブミクロンのオーダーである。

【0007】このようにして非破壊的に検出した欠陥の種類や発生原因を明確に知るには、通常、欠陥個所を集束イオンビーム法や電子顕微鏡法等を用いて物理的に破壊解析する。逆に言えばこの種の従来技術で欠陥の存在個所をサブミクロンの位置精度で明確に確認することにより、サブミクロン以下の微小欠陥の物理的解析を効率よく実施することが可能になる。このように従来技術は、故障解析・不良解析の一連の解析手順の中で重要な位置づけにある。

【0008】なお、図18、図19では簡単のために1つのチップしか示していないが、ウェハ上に多数配列された状態のチップを1つ選択して検査する場合も同様のプロービングを行う。また、後工程終了後、すなわちパッケージにチップを封入後にこの検査を行う際は、プロービングの代わりにパッケージのピンを通して電氣的接続を行う。その際、チップ表面のパッケージング材料は除去して検査を行うことは言うまでもない。このように、この後の説明でも単独のチップ、ウェハ状態のチップ、パッケージングされたチップをすべて代表して単独のチップの場合を例に説明を行う。

【0009】以下の説明を明確に行うために、ここでモデルとなるチップと、特に重要な点について説明しておく。図20はモデルとなるチップの構成を本発明に関係する部分に限って示す斜視図である。本発明ではボンディングパッドの有無、個々のパッドからの電氣的接続の有無、ならびに個々のパッドからの電氣的接続の仕方が特に重要である。モデルチップでのボンディングパッド14の個数は図20に示すように14-1から14-12の12個であるが、本発明は特定のパッド数に限定されるものではない。本発明ではチップの表面と裏面の区別が重要である。図20では表面4f(半導体基板上で素子が形成されている面)は見えているが、裏面4b(半導体基板上で素子が形成されていない面)は隠れている。この後の説明でも裏表の区別が重要な場合はそれらを明記する。

【0010】なお、図18、図19では、レーザビームの走査機構、走査と像表示装置の走査の対応機構の詳細は省略してある。この後の説明でも、周知の技術に係わる要素などについては説明が必要以上に複雑になることを避けるため同様の省略を行い、いちいち言及しない。

【0011】ただし、レーザビームの走査と取得像(従来技術では走査レーザ顕微鏡像と走査電流変化像であり、本発明では走査レーザ顕微鏡像と走査磁場像)の関係は重要なポイントであるのでここで簡単に説明しておく。なお、走査電流変化像も走査磁場像も表示のもとになる信号の種類が異なるだけで、他の点は同じであるため、ここでは走査電流変化像の場合を例に挙げて説明する。

【0012】図21はレーザビームの走査と取得像との関係を示す概念図である。図中、図18などと同一の要素には同一の符号が付されている。取得像は走査レーザ顕微鏡像と走査電流変化像の2種類である。レーザビームの走査と同期して、レーザ照射点からの反射光を検出し、走査の各点に対応させて反射強度を輝度表示した像が走査レーザ顕微鏡像である。一方、走査電流変化像の取得方法は上述した通りである。この走査レーザ顕微鏡像と走査電流変化像は同時に取得するか、または試料となるデバイスチップを移動させずに相前後して取得することで、対応した場所の像が得られる。通常、走査電流変化像のコントラストは観察領域の一部にしかみられないから、双方の像を重ねあわせて表示することで、走査レーザ顕微鏡像上での走査電流変化像のコントラスト位置が高精度で明確に表示でき、非破壊検査の後で実施される欠陥の物理的解析が容易になる。

【0013】図21の上部に曲線201Cで囲んだ部分にデバイスチップ上でのレーザ走査位置201を図示した。図21の左下部の円202C内には、像表示装置7上の走査レーザ顕微鏡像表示ウィンドウ204に表示された走査レーザ顕微鏡像における輝度表示位置の座標202を示した。図21の右下部の曲線203Cにより囲んだ箇所には、像表示装置7上の走査電流変化像表示ウィンドウ205に表示された走査電流変化像における輝度表示位置の座標203を示した。図21の中央部左寄りの箇所にはレーザビーム3により走査している半導体デバイスチップ4上の走査位置201を示した。またこの走査に対応して像表示装置7に像表示されるウィンドウを図21の中央部に示した。7Aが像表示装置の画面であり、この画面7Aに走査レーザ顕微鏡像のウィンドウ204と走査電流変化像の表示ウィンドウ205が表示されている。

【0014】以下、図21をもとにしてレーザビームの走査と走査レーザ顕微鏡像および走査電流変化像の各種関係を説明する。デバイスチップ4上でのレーザ走査位置201は、開始点201-1から開始し、第1番目の走査線を水平方向に第1番目の走査線の終了点201-2まで移動する。次に左端に戻り、また左端から第2番目の走査線上を水平に右端まで移動する。これを例えば512回繰り返す。最後は最終走査線の左端201-3から水平に右端201-4まで移動する。

【0015】この開始点201-1から終了点201-

4 までの走査は連続して行われ、これが 1 回の走査になる。通常 1 回の走査は 0.1 秒から 10 秒程度かけて行われる。この走査と同期して走査レーザ顕微鏡像用の反射光の検出、走査電流変化像用の電流変化の検出が行われ、検出された光強度が輝度に変換され場所に対応して表示されるのが走査レーザ顕微鏡像で、検出された電流変化が輝度に変換され場所に対応して表示されるのが走査電流変化像であることは上述したとおりである。

【0016】この場所の対応の概念をより明確にするため、走査領域と像表示領域の関係および観測倍率とについて説明する。走査領域の幅 x_d と高さ y_d の比 (y_d/x_d) は像表示においても一定に保たれる必要があるから、走査レーザ顕微鏡像の幅 x_r と高さ y_r の比 (y_r/x_r) は (y_d/x_d) に等しい。同様に、走査電流変化像の幅 x_i と高さ y_i の比 (y_i/x_i) は (y_d/x_d) に等しい。観測倍率は、走査領域の幅 x_d と走査レーザ顕微鏡像の幅 x_r あるいは走査電流変化像の幅 x_i との比 (x_r/x_d) あるいは (x_i/x_d) である。通常上述の重ねあわせをおこなうため、走査レーザ顕微鏡像と走査電流変化像は同じ大きさで取得するから、これらの倍率 (x_r/x_d) と (x_i/x_d) は等しい。また、上述の通り、走査領域の幅と高さの比は像の幅と高さの比に等しいから、倍率は (y_r/y_d) あるいは (y_i/y_d) とも等しい。

【0017】次に、走査領域上の点と、像上の点との対応について詳しく説明する。レーザ走査はアナログ的に行われる場合とデジタル的に行われる場合がある。像表示はデジタル的に行われるのが普通であるから、位置はピクセル位置に対応した座標で表す。像表示の際の解像度は 512 ピクセル×512 ピクセルの場合が多いので、ここでもこの解像度の場合を例にとって説明する。

【0018】レーザ走査の開始点 201-1 は、走査レーザ顕微鏡像では開始点 202-1 に、走査電流変化像では開始点 203-1 にそれぞれ対応する。像の上でのこれらの点の座標を (0, 0) と表す。同様にレーザ走査の第 1 番目の走査線の終了点 201-2 に対応した像の上での点の座標を (511, 0) と表す。同様に、レーザの最終走査線の開始点 201-3 の像上での座標は (0, 511)、レーザ走査の終了点 201-4 の像上での座標は (511, 511) と表す。これらの座標 (0, 0)、(1, 0)・・・(511, 511) で表すことができる 262,144 個 (512×512) のピクセルで像表示を行う。各ピクセルの濃淡は通常 8 ビットで行うので 256 階調で表すことができる。以上でモデルチップの説明およびレーザ走査と取得像との関係の説明を終わる。

【0019】

【発明が解決しようとする課題】上述のような従来の走査電流変化像を用いて行うチップの非破壊検査には、次のような問題がある。第 1 の問題は、検査の対象である

半導体デバイスチップは、その製造工程の前工程が完了しボンディングパッドが完成した後でないとい検査を行うことができないという点である。従来技術では、レーザビームを照射して生じる電流変化を検出するために、検査装置と半導体デバイスチップとを必ず電氣的に接続する必要があり、したがって、半導体デバイスチップ上にはボンディングパッドが形成されていなければならない。

【0020】第 2 の問題は、ボンディングパッドが完成した後、すなわち後工程が終了した後、検査を行うにしても、電流変化検出器を接続するボンディングパッドの数が多いため、接続のための準備に多大な作業工数とコストが必要になるという点である。チップに存在する欠陥を検出するためには、欠陥が存在する配線と電流変化検出器とが電氣的に接続されていなければならない、したがって、検査が確実に行われるためには、熱起電力電流が流れる可能性のあるすべてのボンディングパッドに対して電流変化検出器を電氣的に接続する必要がある。その結果、上述のように接続準備に多大の作業工数とコストがかかってしまう。

【0021】また、閉回路の構成で検査を行う場合は閉回路を構成するためのもうひとつのボンディングパッドの選択も必要であり、電氣的接続の可能な組み合わせは、ボンディングパッド数の増大とともにパッド数のほぼ 2 乗に比例して増大するため膨大な数になる。このような接続を検査対象のチップの種類が変わるたびに準備するには、専用の治具を準備したり、接続の変更をしたりしなければならず、そのために必要な作業工数とコストは多大である。

【0022】本発明はこのような問題を解決するためになされたもので、その目的は、従来の非破壊検査装置での適用範囲の制限および性能面での制約といった壁を打破し、新しい検査装置および方法を提供することであり、それにより、半導体デバイスの生産性向上および信頼性向上に寄与することにある。より具体的には、本発明の目的は、単に非破壊であるだけでなく非接触でもある検査装置および方法を提供することにより、半導体製造工程でボンディングパッド完成以前の、より上流での検査を可能にすることである。また、本発明の他の具体的な目的は、ボンディングパッド完成後の検査においても、パッドの選択が不要な、効率的な検査を可能にする非破壊検査装置および方法を提供することにある。

【0023】

【課題を解決するための手段】本発明は、上記目的を達成するため、レーザ光を発生する光源と、前記光源が発生したレーザ光よりレーザビームを生成して半導体デバイスチップに照射するレーザビーム生成手段とを備えて前記半導体デバイスチップを非破壊的に検査する装置であって、前記レーザビーム生成手段による前記レーザビームの照射により前記半導体デバイスチップ中に熱起電

力電流が生じて誘起される磁場の強度を検出する磁場検出手段を備え、前記磁場検出手段の検出結果により前記半導体デバイスチップの欠陥の有無を検査することを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所

【0024】また、本発明は、レーザ光を発生させ、前記レーザ光よりレーザビームを生成して半導体デバイスチップに照射し、前記半導体デバイスチップを非破壊的に検査する方法であって、前記レーザビームの照射により前記半導体デバイスチップ中に熱起電力電流が生じて誘起される磁場の強度を検出し、検出した前記磁場の強度により前記半導体デバイスチップの欠陥の有無を検査することを特徴とする。本発明の非破壊検査方法では、レーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れ、その結果、磁場が生成される。この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0025】すなわち、本発明では、従来のように熱起電力により生じた電流を直接計測するのではなく、その電流によって誘起された磁場を計測するので、電流変化検出器を半導体デバイスチップに接続する必要がなく、従来必要であったボンディングパッドの選択、およびボンディングパッドに対する電流変化検出器の接続作業は不要となり、検査に要する作業工数およびコストを大幅に削減できる。また、ボンディングパッドが半導体デバイスチップに形成される前の段階において、半導体デバイスチップの欠陥検出が可能となるため、半導体製造工程のボンディングパッド完成以前の、より上流での検査が可能となり、従来に比べて半導体製造工程のより上流段階で検査結果のフィードバックを行うことができる。

【0026】また、本発明の非破壊検査装置は、半導体デバイスチップ上の所定箇所に一端が電気的に接続された電流回路を1つまたは複数設け、磁場検出手段を前記電流回路に近接して配置したことを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップから前記電流回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0027】また、本発明の非破壊検査方法は、半導体デバイスチップ上の所定箇所に一端が電気的に接続された電流回路を1つまたは複数設け、前記電流回路に電流

が流れて発生する磁場の強度を検出することを特徴とする。本発明の非破壊検査方法では、レーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。

05 この電流は、半導体デバイスチップから前記電流回路に流れて磁場を誘起する。そして、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0028】したがって、本発明では、半導体デバイスチップ内部に過渡的に流れる電流をこの半導体デバイスチップの外部に設けた電流回路で取り出すようにしている。このため、電流回路を流れる電流によって強い磁場が生成されるようにこの電流回路の経路を設定して磁場を検出することが可能となり、チップ内部のみに過渡的に流れる電流により誘起される磁場がごく微小で、検出が困難な場合でも高感度で欠陥を検出できる。この発明では、電流回路は例えばボンディングパッドに接続するので、ボンディングパッド形成後に検査を行うことになるが、従来のようにボンディングパッドを選択する必要がないので、作業効率は大幅に向上する。

【0029】また、本発明の非破壊検査装置は、前記半導体デバイスチップの表面側に露出しているボンディングパッドまたは電極の全てに電気的に接続して前記ボンディングパッドまたは前記電極の全てを同電位にする導電性薄膜を前記半導体デバイスチップの表面側に設け、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップのボンディングパッドまたは電極、前記欠陥箇所を含んだ配線、ならびに前記導電性薄膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0030】また、本発明の非破壊検査方法は、前記半導体デバイスチップの表面側に露出しているボンディングパッドまたは電極の全てに電気的に接続して前記ボンディングパッドまたは前記電極の全てを同電位にする導電性薄膜を前記半導体デバイスチップの表面側に設け、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査方法では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップのボンディングパッドまたは電極、前記欠陥箇所を含んだ配線、ならびに前記導電性薄膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を

検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0031】したがって、本発明では、半導体デバイスチップ内部に過渡的に流れる電流をこの半導体デバイスチップ内の欠陥箇所を含んだ配線と導電性薄膜で形成される閉回路に流すようにしている。そのため、導電性薄膜はボンディングパッドが形成される前に、半導体デバイスの表面に露出している電極に接続することができるので、ボンディングパッド形成前に検査を行うことができる。また、閉回路に流れる電流は比較的長時間流れるため、比較的低速な磁場検出手段、すなわち低コストな磁場検出手段を採用することができる。また、導電性薄膜をボンディングパッドまたは電極の全てに接続すればよいので、特別な治工具が不要であり、作業が効率的に行える。

【0032】また、本発明の非破壊検査装置は、前記半導体デバイスチップの検査対象となる検査対象配線と導通する配線用導電膜を前記半導体デバイスチップの表面側の全面に形成し、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、前記欠陥箇所を含んだ検査対象配線と前記配線用導電膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0033】また、本発明の非破壊検査方法は、前記半導体デバイスチップの検査対象となる検査対象配線と導通する配線用導電膜を前記半導体デバイスチップの表面側の全面に形成し、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査方法では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、前記欠陥箇所を含んだ検査対象配線と前記配線用導電膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0034】したがって、本発明では、半導体デバイスチップ内部に過渡的に流れる電流をこの半導体デバイスチップ内の欠陥箇所を含んだ配線と配線用導電膜で形成される閉回路に流すようにしている。そのため、配線用導電膜は半導体デバイスに形成されている検査対象配線に接続することが可能であるので、製造工程途中の段階で検査を行うことができ、半導体デバイスの付加価値が小さいうちに、効率よく検査を行うことができる。製造工程途中の段階で検査を行うことができる。また、閉回

路に流れる電流は比較的長時間流れるため、比較的低速な磁場検出手段、すなわち低コストな磁場検出手段を採用することができる。

【0035】

05 【発明の実施の形態】次に本発明の実施の形態例について図面を参照して詳細に説明する。図1の(A)は本発明の第1の実施の形態例を示す構成図、(B)は本発明の第5の実施の形態例を示す構成図、図2は本発明の第2の実施の形態例を示す構成図、図3は本発明の第3の実施の形態例を示す構成図、図4は本発明の第4の実施の形態例を示す構成図である。なお、これらの図面において同一の要素には同一の符号が付されている。

【0036】以下では、上記図面を参照して本発明の非破壊検査装置について説明すると同時に本発明の非破壊検査方法について説明する。まず、図1の(A)および図2ないし図4を参照して本発明による非破壊検査装置の第1ないし第4の実施の形態例の構成について順次説明し、その後、各実施の形態例の動作について説明する。図1の(A)に示した第1の実施の形態例の非破壊検査装置301では、レーザ発生器1(本発明に係わる光源)から発し光学系2(本発明に係わるレーザビーム生成手段およびレーザビーム走査手段)で細く絞ったレーザビーム3を、半導体デバイスチップ4の表面4f上に、走査(矢印A)しながら照射した時に発生する磁場を、磁場検出器5(本発明に係わる磁場検出手段)で検出する。なお、レーザビームの走査は光学系2の内部でレーザビームを偏向させることにより行われる。そして、磁場検出器5の出力を、制御・画像処理系6によりレーザの走査位置と対応させて画像表示装置7に輝度表示することによって、従来技術における走査電流変化像に相当する走査磁場像が得られる。制御・画像処理系6および像表示装置7は本発明に係わる像表示手段を構成している。なお、非破壊検査装置301は不図示の受光素子を備え、レーザ発生器1、光学系2、ならびに受光素子により本発明に係わるレーザ走査顕微鏡を構成し、このレーザ走査顕微鏡により、半導体デバイスチップ4のレーザ走査顕微鏡像を取得可能となっている。また、本実施の形態例では、制御・画像処理系6は像表示装置7と共に、上記レーザ走査顕微鏡により取得したレーザ走査顕微鏡像と磁場走査像とを合成して表示する本発明に係わる第2の像表示装置を構成している。

【0037】図2に示した第2の実施の形態例の非破壊検査装置302は、第1の実施の形態例よりいっそう効果的に検査を行うべく構成され、レーザ光の波長を1300nm(ナノメートル)とした点と、半導体デバイスチップ4の裏面4b側からレーザビームを照射するようにした点とにおいて上記非破壊検査装置301と異なっている。

【0038】レーザ光の波長を1300nmとするのに
50 は次の3つの理由がある。最初の2つの理由は、対象と

なる半導体デバイスの基板部が多くの場合、シリコン (Si) により形成されていることに起因している。第 1 の理由は、レーザ光の波長を 1 3 0 0 nm にすることによって、チップの裏面からレーザビームを照射し、基板を透過したレーザビームにより、表面付近を加熱することができるということである。現在の半導体デバイスでは、多層配線構造が普通になっており、その結果、通常は上層配線ほど幅が広く下層の配線を覆い隠す場合が多くなっている。また、実装された場合、チップ表面を実装基板面に向けたり、パッケージングの際にリードでチップ表面を覆い隠す構造をとったりする場合が多い。したがって、このようなチップおよび実装構造では、チップ表面からレーザビームを照射したのでは、配線部の多くを加熱することは困難である。そのため、裏面からレーザビームを照射することが必要であり、検査装置としてチップの裏面からレーザビームを照射できることが重要である。

【0039】波長が 1 1 0 0 nm 程度以上のレーザ光は、基板として使われている低濃度のシリコン中をかなりの程度透過するため、半導体デバイスチップの裏面から照射して表面付近の配線部を加熱することが可能である。例えば、1 1 5 2 nm の He-Ne レーザを使うと、P- (ピーマイナス) 基板ではウェハ厚が 6 2 5 nm の場合、約 5 0 % のレーザ光が透過する。したがって、チップ裏面から照射し表面付近の配線を加熱するためには、1 1 0 0 nm 以上の波長のレーザ光を用いる必要がある。

【0040】波長が 1 3 0 0 nm のレーザ光を使う第 2 の理由は、OBIC 電流 (Optical Beam Induced Current; 光励起電流) の発生を防止できるということである。シリコンに 1 2 0 0 nm 程度以下の波長のレーザ光を照射すると、OBIC 電流が発生し、これが熱起電力電流に対してはノイズとなる。例えば、上記 1 1 5 2 nm (1. 0 7 6 eV) の He-Ne レーザを使うと、シリコンの価電子帯と伝導帯の間 (1. 1 2 eV) の遷移に伴う電子・正孔対の生成はないため、不純物が存在しないか少ない場合は、OBIC 電流は発生しないか、少ない。しかし、トランジスタを形成する程度の濃度の As (ヒ素)、B (ホウ素)、P (リン) などが不純物として存在している領域では、これらの不純物準位を介しての遷移は 1. 0 7 6 eV 以下のエネルギーで十分であるため、OBIC 電流が検出にかかる程度に発生し、この OBIC 電流が、熱起電力電流に対してはノイズとなる。したがって、このような OBIC 電流によるノイズを防ぐためには、1 2 0 0 nm 以上の波長のレーザ光を用いる必要がある。

【0041】1 3 0 0 nm の波長のレーザ光を使う第 3 の理由は、波長が短いほどレーザビームが細く絞れるため、走査レーザ顕微鏡像、走査磁場像の解像度が高くなるということである。これら 3 つの理由から、波長が 1

2 0 0 nm 以上で、できるだけ短波長のレーザ光が良いことになり、この条件を満たし、かつ実用的に使用できるレーザとして、波長が 1 3 0 0 nm のレーザ光を用いることが有効である。なお、具体的には、出力 1 0 0 mW のレーザダイオードが手ごろであり、また、レーザ照射パワーを増して熱起電力電流を強くしたい場合には 5 0 0 mW の YLF (イルフ) レーザを使用すればよい。

【0042】半導体デバイスチップの裏面からレーザビームを照射する理由は次の 2 つである。第 1 の理由は、上述の通り、チップ裏面からレーザビームを照射することで、多層配線構造のチップ、および実装されたチップにも対応できるということである。第 2 の理由は、磁場検出器 5 をチップ表面側に配置することができるということである。磁場検出器はチップ表面側に配置した方が熱起電力電流の流れる経路と磁場検出器の距離が近くなり、磁場検出器が感知する磁場が強くなるため、より微小な熱起電力電流を検知することができるようになる。このように、本来は別々の理由からレーザビームはチップ裏面から照射する方が良く、磁場検出器はチップ表面に配置する方がよいのであるが、結果的には、これが相対した側の配置になるため、構成が容易である。

【0043】次に、第 3 の実施の形態例について説明する。図 3 に示した非破壊検査装置 3 0 3 が、上記非破壊検査装置 3 0 2 と異なるのは、磁場検出器として具体的に SQUID (Superconducting Quantum Interference Device; 超電導量子干渉素子) 5 5 を用いた点と、そのことに付随して液体窒素 9、断熱材 8 a、8 b、磁気シールド材 1 0 を追加した点である。

【0044】現在の技術水準において、熱起電力電流による微小な磁場を検出するには、磁場観測方法として最も高感度な SQUID が最適である。SQUID の種類としては、Nb (ニオブ) などの低温超電導体を用いた低温系 SQUID と、酸化物超電導体を用いた高温超電導 SQUID に大別できる。液体ヘリウムでの冷却が必要な低温系 SQUID では、コスト、メンテナンス面で扱いが大変であるので、ここでは液体窒素での冷却で十分な高温超電導 SQUID を用いた。高温超電導 SQUID の具体的な材料としては、YBCO (Y-Ba-Cu-O) や HBCO (Ho-Ba-Cu-O) 等がある。

【0045】SQUID 5 5 を冷却するための液体窒素 9、液体窒素 9 と半導体デバイスチップ 4 の間を断熱するための断熱材 8 a、液体窒素 9 と周囲の間を断熱するための断熱材 8 b も必要である。断熱材の具体的な材料としては、発泡スチロールが容易に薄くすることができ、しかも断熱効果が高いので好適である。周囲から侵入する磁場ノイズを遮断するために磁気シールド材 1 0 で、できるだけ全体を完全に覆うことも必要である。な

お、図3に示したように、レーザビームが通過する程度の穴10aを開けることは、磁気シールド効果には大きくは影響しない。

【0046】次に、図4を参照して第4の実施の形態例について説明する。第4の実施の形態例の非破壊検査装置304が上記非破壊検査装置303と異なるのは、SQUIDの冷却方法として冷却器11を用いている点である。冷却器11とSQUID55を接触させることで、SQUID55は液体窒素温度以下にでも簡単に冷却できる。磁気シールド材10と、レーザ光を通すためのガラス材13で気密構造とし、真空ポンプ12で真空にすることで、熱の放散を防いでいる。

【0047】次に、このように構成された非破壊検査装置の動作について説明する。最初に第1ないし第4の実施の形態例の共通の動作について説明し、その後、各実施の形態例ごとにそれぞれの独自の動作について説明する。なお、検査対象の半導体デバイスチップは、次の

(1) ないし (3) のいずれかの状態にあるとする。

(1) 製造前工程の途中のウェハ状態のチップ

(2) 前工程が終了してボンディングパッドが完成し、

(2-a) 良・不良が未検査のチップまたはウェハ状態のチップ

(2-b) 検査の結果不良と確定したチップまたはウェハの状態のチップ

(3) 後工程が終了しパッケージングされたチップ

まず、第1ないし第4の実施の形態例の共通の動作について図1の(A)を参照しつつ説明する。レーザ発生器1から発生したレーザは光学系2で細く絞られ、かつ走査されながら、レーザビーム3として半導体デバイスチップ4を照射する。レーザ発生器1を構成するレーザとしては633nmのHe-Neレーザ、1152nmのHe-Neレーザ、1300nmのレーザーダイオード、1300nmのYLF(イルフ)レーザ等が性能およびコストの点で適しており、目的に応じて使い分けられよい。

【0048】光学系2での走査はガルバノミラー、音響光学素子、電気光学素子等で縦・横に偏向させることで行う。レーザビームの径はレンズの選択により広範囲に選べるが、最小径は回折限界により、波長の程度に制限される。光学系2に共焦点機能も設けることにより、走査レーザ顕微鏡像の空間分解能としては、633nmのレーザを用いた場合、400nm程度の分解能が、1300nmのレーザでは800nm程度の分解能が実現できる。

【0049】走査磁場像で重要な像の解像度は、通常は走査磁場像そのものの解像度ではなく、走査磁場像と同じ場所の走査レーザ顕微鏡像の解像度であり、これにより欠陥の位置認識精度が決まる。その理由は以下の通りである。欠陥の位置を検出するためには、走査レーザ顕微鏡像と走査磁場像を通常の画像処理機能で重ね合わ

せて、例えば走査レーザ顕微鏡像は白黒の256階調で、走査磁場像は赤(正)と緑(負)の各々256階調で表示する。欠陥像としての走査磁場像のコントラストは最も強度の強い1ピクセルの大きさまで小さく絞り込む調整が可能であり、この大きさは走査レーザ顕微鏡像の空間分解能よりはるかに小さくできる。このように1ピクセルのコントラストまで絞り込んだ走査磁場像と走査レーザ顕微鏡像を重ね合わせた像で表示することにより、走査レーザ顕微鏡像の中で、欠陥の位置が明確に認識できる。すなわち、欠陥位置の認識精度は、走査レーザ顕微鏡像の空間分解能で決まる。

【0050】走査レーザ顕微鏡像の空間分解能に関連して次のような方法を採用することも有効である。上述の通り、OBI C電流が発生するとノイズとなり、熱起電力電流そのものの検出が困難になるので、その点からは、波長が1300nmのレーザを用いることが望ましい。また、やはり上述の1300nmのレーザのもう一つの特徴である、シリコン中での減衰が少ないという利点を生かして、チップの裏側からレーザ光を照射したのが図2ないし図4に示した非破壊検査装置302、303、304であるが、1300nmのレーザ光を使った場合でも必要な場合には、OBI Cによるノイズを防止することのみを目的としてレーザビームを表面から照射する構成とすることも無論可能である。しかし、1300nmのレーザ光を用いた場合には空間分解能が問題となる。走査レーザ顕微鏡像の空間分解能を高めるという点からは波長が633nmのレーザを用いる方が望ましい。このジレンマを解決するためには以下の方法が有効である。

【0051】すなわち、レーザ発生器1として、波長が633nmのHe-Neレーザと1300nmのYLF(イルフ)レーザを用意し、走査レーザ顕微鏡像の取得には633nmのレーザを用い、走査磁場像の取得には1300nmを用いる。そして、これら2つの像を重ね合わせて表示する。この方法により633nmのレーザの分解能である400nmの空間分解能で、欠陥の検出が可能となる。波長が1300nmのレーザビームを裏面から照射した場合は、その結果得られる走査磁場像との重ね合わせに使う633nmの走査レーザ顕微鏡像は、レーザビームをチップの表面側から照射して取得し、その後、鏡像に変換してから重ね合わせればよい。この方法により、1300nmのレーザのみを用いる場合に比べて、欠陥の検出位置精度が約2倍向上する。

【0052】表面からの走査レーザ顕微鏡像のみでは位置が明確に認識できない場合には裏面からの走査レーザ顕微鏡像も併用し、3つの像を重ねあわせてもよい。欠陥の位置によっては改善効果が見られる。裏面からの走査レーザ顕微鏡像の空間分解能が1300nmのレーザでは不足する場合には、シリコン中での減衰分を高出力のレーザを用いて補うことで、できるだけ短波長のレー

ザも用いる方法も考えられるが、分解能改善効果は波長の比程度で、高々1.3倍であるから、大きな効果は望めない。

【0053】図4に示した非破壊検査装置304では、レーザビーム53はガラス材13を通して、半導体デバイスチップ4に照射されるが、その際のガラス材の選択は波長1300nmのレーザビームの透過率に重点を置いて選択すればよく、波長633nmのレーザビームの透過率はそれほど高くなくてもよい。その理由は、十分な熱起電力電流を発生させるには大きなパワーのレーザ光が必要であるが、走査レーザ顕微鏡像を得るためにはレーザ光のパワーはそれほど大きくなくてもよいということである。いずれにしても、最終的には、レーザ発生器1、走査レーザ顕微鏡を構成する不図示の受光素子も含めたコストとのトレードオフで決定すればよい。

【0054】図1の(A)を参照した動作の説明に戻る。レーザビーム3は走査(矢印A)されながら半導体デバイスチップ4を照射していくが、熱起電力電流が流れるのは、熱起電力が発生するタイプの欠陥付近を照射したときだけである。正常に製造された半導体デバイスチップ上には検知できる程度の熱起電力を発生する場所はない。熱起電力電流を発生する欠陥のタイプは、配線中のボイド、配線中の各種析出物、異物等である。

【0055】これらの欠陥箇所がレーザビーム3により照射されると熱起電力電流が発生し、その結果、磁場が誘起される。この誘起された磁場は磁場検出器5によって検出される。高感度な磁場計測手段としては(1)SQUID磁束計、(2)フラックスゲート磁束計、

(3)核磁気共鳴型磁束計、(4)半導体磁気センサー(ホール素子)の4種類が知られているが、SQUIDが1fT(フェムトテスラ)から10nT(ナノテスラ)までの超高感度の測定領域をもつのに対して、フラックスゲート磁束計と核磁気共鳴型磁束計は0.1nT(ナノテスラ)から0.1mT(ミリテスラ)までの測定領域、半導体磁気センサーは1nT(ナノテスラ)から1T(テスラ)までの測定領域をもち、SQUIDに比べると感度が落ちる。

【0056】これまでに本発明の発明者らが実験した結果では、現在の技術水準で、半導体デバイスチップの配線中の欠陥をレーザ照射した際の熱起電力電流により発生する磁場を検知できるだけの感度をもっている磁場検出器はSQUID(Superconducting Quantum Interference Device; 超電導量子干渉素子)のみである。ここではコストと取り扱いの容易さの点から高温超電導SQUIDを用いた場合のみを示したが、より高感度が必要な場合には低温超電導SQUIDを用いればよい。

【0057】以下、高温超電導SQUIDを用いた場合の動作について、図3、図4を参照しながら説明する。高温超電導SQUIDは通常液体窒素に浸した状態で使

われる。その際は図3に示すようにSQUID55と半導体デバイスチップ4の間に断熱材8aを入れ、半導体デバイスチップを常温に近い温度に保つ必要がある。半導体デバイスチップがどの程度の低温まで耐えられるかについての試験結果で、過去に十分な実績のある温度は摂氏-55度程度である。この耐性を示す実際の試験条件は、例えば、摂氏+150度に10分以上さらし、その後15分以内に摂氏-55度に到達した後、摂氏-55度に10分以上さらし、その後15分以内に摂氏+150度に到達した後、摂氏+150度に10分以上さらし、・・・といったサイクルを十回から千回繰り返す、といった厳しいものである。このような試験においてもチップそのものは十分な耐性を示しているので、短時間の検査ではさらに低温にさらしても問題は無いと思われるが、今のところ限界を示す十分なデータはない。

【0058】図3に示した非破壊検査装置303で、半導体デバイスチップ4を常温に近い温度に保つ必要がある理由は、チップの温度に対する耐性からくるのではなく、霜の付着を防止するためである。本発明の発明者らが実験で確かめた結果、断熱材として発砲スチロールを用いれば、その厚みを0.3mm程度まで薄くしても、チップに霜が付かない程度に保てることが分かった。

【0059】図4に示した非破壊検査装置304では霜が付く心配はないため、半導体デバイスチップ4の温度は、少なくとも摂氏-55度程度まで下がっても問題はない。SQUIDが正常に動作するためには、所定の温度以下の一定の温度に保つ必要がある。図3に示した非破壊検査装置303の場合、SQUIDは液体窒素に浸っているため、液体窒素の量をSQUIDが十分浸る程度に保つように、適宜継ぎ足せば十分である。長時間の検査を連続して行うような場合は、自動供給すれば便利である。窒素の自動供給装置は、元素分析に用いるEDX(エネルギー分散型X線解析装置)用等で、十分な実績があるので、それを用いればよい。

【0060】図4に示した非破壊検査装置304の場合には、冷却器11を用いてSQUID55を冷却する。冷却器を用いることの利点は2つある。第1の利点は液体窒素中に浸して冷やすより低温にできるため、SQUIDの動作が安定するという点である。第2の利点は、半導体デバイスチップ4とSQUID55の距離を短くできるということである。熱起電力電流に起因する磁場は電流経路からの距離が近いほど大きい。したがって、半導体デバイスチップ4とSQUID55の距離が短いほど磁場が大きい場所で検知でき、欠陥の検出感度が上がる。

【0061】液体窒素に浸して冷やす場合は図3に示した非破壊検査装置303のように半導体デバイスチップ4とSQUID55の間には液体窒素9と断熱材8aが存在する。一方、冷却器で冷やす場合は、図4に示したように、半導体デバイスチップ4とSQUID55の間

は真空であるから、両者を極度に接近させることができる。

【0062】磁場の向きと大きさは電流経路の長さと向きにも依存する。欠陥の存在により流れる電流の向きは予測できないから、すべての方向の磁場を検出する必要がある。このためには、SQUID55の構成要素中、実際に磁場を検出する役割をもつ検出コイルの向きは、3つの独立な向きに設定し、各方向ごとに独立に磁場を検出することが必要である。なお、走査磁場像の表示は必ずしも3つの独立な像として表示する必要はなく、例えば、そのベクトル和の絶対値を輝度として、ひとつの走査磁場像で表示すれば通常は十分である。また、磁場の大きさは熱起電力電流の流れる経路に近いほど強いから、SQUID55の検出コイルはできるだけ半導体デバイスチップ4に近いほどよいのは前述の通りである。

【0063】磁場検出器5は、磁場を検出してその強度に対応した信号強度をもつ信号を生成し、制御・画像処理系6に出力する。制御・画像処理系6ではこの信号を輝度に変換し、走査位置に対応した像として像表示装置7に表示する。一度の走査で十分なS/N（信号対ノイズ比）が得られない場合は、複数回の走査で得られた像を積算する。それでも十分なS/Nが得られない場合は、レーザビームを変調し、ロックイン・アンプで信号を増幅することで、S/Nを大幅に改善できる。

【0064】次に、半導体デバイスチップの異なる形態ごとの動作について、各形態ごとに順番に説明する。

（1）チップが製造前工程の途中のウェハ状態のチップである場合

この場合は、ウェハ上のどのチップが不良であるかをまず知ればよいから、最初は、できるだけビーム径を大きくし、広い範囲を走査する。場合によっては走査するのではなく、チップ全体を一度に照射してもよい。その際、チップと同じ大きさのスリットを設け、正確にチップ単位の大きさ、あるいはボンディングパッド部を除く内側の大きさでレーザ光を照射することで、効率よく、チップごとの欠陥の有無の判定ができる。チップが良品か不良品かの判定のみをすれば良い場合はこれで検査は終了する。不良のチップが見つかり、欠陥の位置を正確に知りたい場合には、レーザビームを徐々に絞り、それにともない走査範囲を徐々に狭くし、欠陥位置を最後はサブミクロン領域にまで絞り込むことができる。

【0065】（2-a）前工程は終了しているが、良・不良が未検査のチップまたはウェハ状態のチップである場合

この場合も、基本的には（1）の場合と同じである。ただし、チップ内部のみで発生する熱起電力電流では、十分な欠陥検査ができない場合があるので、できればこの後で述べる第5の実施の形態以降の実施の形態例で検査を実行することが望ましい。

【0066】（2-b）前工程は終了しているが、検査

の結果不良と確定したチップまたはウェハである場合
この場合に検査が要求されるのは、欠陥の場所を絞り込み、欠陥の原因究明をしたい場合である。したがって、

（1）で述べた動作の後半のみを実施すればよい。ただ、この場合も（2-a）と同様、できれば第5の実施の形態以降の実施の形態例で検査を実行することが望ましい。

【0067】（3）後工程が終了しパッケージングされたチップである場合

この場合は、通常良品か不良品かの判断は電氣的測定によって完了している。ただし、テストビリティーの問題から100%その判定が正しいわけではないので、良否は確定していないものとして扱った方が、正確な判断ができる。したがって、基本的には（1）の場合と同じである。ただ、この場合も（2-a）と同様、チップ内部のみで発生する熱起電力電流では、十分な欠陥検査が出来ない場合があるので、第5の実施の形態以降の実施の形態例で検査を実行することが望ましい。特にチップがパッケージングされている場合は、パッケージングされていない場合に比べ、後に説明する第5の実施の形態例以降の実施の形態例による検査が容易に行え、この点でも同実施の形態例による検査が望ましい。

【0068】次に第5ないし第7の実施の形態例について図面を参照して詳細に説明する。図1の（B）は本発明の第5の実施の形態例を示す構成図、図5は第5の実施の形態例により検査されるチップ周辺を詳しく示す下面図、図6は第6の実施の形態例を構成する電流経路集束ボードを示す構成図、図7は本発明の第7の実施の形態を構成する電流経路集束ボードを示す構成図である。図中、図1の（A）および図2ないし図4と同一の要素には同一の符号が付されており、それらに関する説明はここでは省略する。

【0069】最初に、図1の（B）および図5ないし図7を参照して第5ないし第7の実施の形態例の構成について説明する。まず、図1の（B）に示した第5の実施の形態例の非破壊検査装置305が、上記非破壊検査装置301と異なるのは、熱起電力電流が誘起する磁場を半導体デバイスチップ4の近傍に配置した磁場検出器により直接には検出しないという点である。すなわち、半導体デバイスチップ4からボンディングパッド14とプローバ15へと続く電流の経路を電流経路集束ボード16で一個所に集める。熱起電力電流は、電流経路集束ボード16の近傍で磁場検出器5を用いて検出する。図5に示したように、電流経路集束ボード16にはすべてのボンディングパッド14-1～14-12からそれぞれプローバ15を用いて接続されたすべての電流経路（本発明に係わる電流回路）が集束している。なお、前述の通り、ここでは図10で示したモデルチップを用いて説明しているので、パッドの数は12と少ないが、本発明の方法はパッドの数を限定するものではない。

【0070】第6の実施の形態例は、第5の実施の形態例のより特殊な例を示している。この第6の実施の形態例では、図6に示したように、第6の実施の形態例の電流経路集束ボード16は、絶縁基板16a上に金属配線16bを配線して構成され、全配線はプローバへの接続端子16cから全配線の集束点16dの一点に集められショートされている。このような構成では熱起電力電流は必ずこの集束点16dを通る閉回路に流れる。そして、磁場検出器はこの集束点16dの近傍に配置して磁場の計測を行う。なお、プローバへの各接続端子16cはそれぞれ、各ボンディングパッド14-1~14-12に接続された対応するプローバへ接続されている。

【0071】第7の実施の形態例も、第5の実施の形態例のより特殊な例を示している。この第7の実施の形態例では、図7に示したように、電流経路集束ボード17の絶縁基板17aにおいて各プローバへの接続端子17cからの全配線17bが集束点17dでショートされていない。すなわち、熱起電力電流は開回路を形成して流れるように構成されている。磁場検出器は集束点17dの近傍に配置して磁場の計測を行う。

【0072】次に、このように構成された第5ないし第7の実施の形態例の動作について説明する。なお、動作の説明においても、第1ないし第4の実施の形態例と異なっている点を中心に説明する。図1の(B)に示した非破壊検査装置305において、レーザビーム53の照射により半導体デバイスチップ4中に発生した熱起電力電流は、ボンディングパッド14、プローバ15を通して電流経路集束ボード16に流れ込む。ここで、半導体デバイスチップ4上のある欠陥部をレーザビーム53が照射した場合を考えると、電流が流れる経路は限定されており、したがって、電流経路集束ボード16に流れる電流の経路も限定されている。通常は最も流れ易いひとつの経路に流れると考えてよい。ただし、この経路を予測することは出来ないので、発生する磁場の大きさや向きも予測できない点は、第1ないし第4の実施の形態例での磁場の発生と同様である。また、その磁場の大きさがごく微弱である点も第1ないし第4の実施の形態例における磁場の発生と同様である。そのため、この第5の実施の形態例の場合にも、第1ないし第4の実施の形態例の場合と同様に、磁場検出器5としては、現時点ではSQUIDを用い、磁場検出面は例えば3つの直角な方向に配置する必要がある。SQUIDの冷却の形態は第1ないし第4の実施の形態例に準ずるので、ここでは説明を繰り返さない。

【0073】このように熱起電力電流を半導体デバイスチップ4の外部に取り出し、磁場を計測する利点について説明する。電流が発生する磁場は、電流経路から近いほど強く、また、電流経路が長いほど強い。熱起電力電流を半導体デバイスチップ4の外部に取り出し、磁場を計測することで、この二つの要因をとともに磁場が強くな

るように、設定することができる。

【0074】まず、電流経路の長さについて説明する。半導体デバイスチップ内での電流経路長は短い場合は μm のオーダーであり、経路の形も制御はできないため経路によっては発生した磁場が相互に弱め合った結果検出できないこともあり得る。一方、取り出した配線は電流の経路長を cm のオーダー以上にすることは容易であり、経路の制御により発生した磁場が弱め合わないような場所で検出することも容易である。例えば、図6のような経路では弱め合う場所がある場合には必ず強め合う場所もあり、強め合う場所で検出することは容易である。

【0075】次に、配線経路と磁場検出器との間の距離について説明する。第1ないし第4の実施形態では、SQUIDを用いる場合、SQUIDと電流経路を接触するほどに近づけることはできない。その理由は、半導体デバイスチップはSQUIDの動作温度での耐性を通常はもたないためである。一方、第5ないし第7の実施形態では、電流集束ボード16、17をSQUIDの動作温度での耐性をもつように作製することは難しいことではないため、SQUIDと電流経路を接触するほど近づけることは容易である。このように、電流経路と磁場検出器との距離という面から見ても、第5ないし第7の実施の形態例は有利である。以上説明したように、半導体デバイスチップ4の外部に電流経路を取り出しこの電流経路から発生する磁場が大きくなるように電流経路を設定することによって、検出できる磁場が大きくなり、その結果、より微弱な熱起電力も検出でき、検出可能な欠陥が増すという利点が生じる。

【0076】第6の実施の形態例の実験結果の一例を以下に簡単に記す。配線幅 $0.2\mu\text{m}$ 、配線膜厚 $0.1\mu\text{m}$ のTiSi(チタン・シリサイド)配線中に析出した約 $0.1\mu\text{m}$ の大きさのSi(シリコン)に 1300nm の波長のレーザビームを照射し、ボンディングパッド、プローバを通じて取り出した電流経路から約 3.5mm 離れたところに、HBCO(Ho-Ba-Cu-O)でできた高温超電導SQUIDを配置し、磁場検出を試みた。その結果、十分な強度で磁場を検出することができた。なお、この時のSQUIDの冷却は図3に準じる形態で行った。

【0077】次に第7の実施の形態例の動作について図7を参照して説明する。この場合、電流は開回路でしか流れないが、開回路の端部が集束点17dに集束されているため、磁場検出器5は集束点17d近傍の一個所に配置すればよい、という利点がある。閉回路構成よりも開回路構成を用いる方が、検出が容易な欠陥があることは、従来技術による検査の実施結果から示されている。したがって、実際に検査を行うに当たっては、第6および第7の実施の形態例の両方の電流経路集束ボードを用いることが望ましい。

【0078】次に、第1ないし第7の実施の形態における問題点について説明する。図1(A)に示したような構成を有する第1ないし第4の実施の形態例の場合は、半導体チップにボンディングパッドが未だ形成されていない製造工程途中での検査も可能であるという利点がある反面、熱起電力電流が開回路でしか流れないため、電流が流れる時間が比較的短く、応答速度の遅い磁場検出器では熱起電力電流を検出することが難しい。一方、図1(B)に示したような構成を有する第5ないし第7の実施の形態例のうち、第6の実施の形態例では、熱起電力電流は閉回路で流れるため、電流が流れる時間が比較的長く、応答速度が比較的遅い磁場検出器でも熱起電力電流を検出可能であるという利点があるが、第5ないし第7の実施の形態例では、電流経路集束ボードとプローバが必要なため、半導体チップにボンディングパッドが形成された後でないと検査することが難しく、かつ検査の準備に多大な工数やコストがかかるという問題がある。

【0079】次に、上記問題を解消することができる第8乃至第11の実施の形態例について図面を参照して説明する。図8は本発明の第8の実施の形態例を示す構成図、図9は第9の実施の形態例を示す構成図、図10は第10の実施の形態例を示す構成図、図11は第11の実施の形態例を示す構成図である。図中、図1

(A)、(B)ないし図4と同一の要素には同一の符号が付されており、それらに関する説明はここでは省略する。

【0080】まず、図8ないし図10を参照して第8ないし第10の実施の形態例の構成について順次説明し、その後、各実施の形態例の動作について説明する。図8に示した第8の実施の形態例の非破壊検査装置306は、図1(B)の非破壊検査装置と同様に、熱起電力電流が誘起する磁場を半導体デバイスチップ4の近傍に配置した磁場検出器によって直接には検出しないが、図1

(B)の非破壊検査装置と異なり、電流経路ボード16の代わりに導電性薄膜30を設けている。この導電性薄膜30は、半導体デバイスチップ4の表面4f側に露出しているボンディングパッド14または電極の全てに電気的に接続してボンディングパッド14または電極の全てを同電位にするように構成されている。すなわち、導電性薄膜30は、検査に先立ち、半導体デバイスチップ4の表面4fの全面(ウェハの形態の場合にはウェハの表面の全面)に密着される。これにより、半導体デバイスチップ4の表面4fまたはウェハの表面に露出しているボンディングパッドまたは電極の全てが電気的に接続され、任意の電極間または任意のボンディングパッド間に熱起電力電流が流れることが可能となっている。

【0081】第8の実施の形態例では、半導体デバイスチップ4の欠陥部を半導体デバイスチップ4の裏側4bからレーザビーム3で加熱することにより熱起電力電流

が発生して導電性薄膜30を通し閉回路として流れるように構成されている。この場合の熱起電力電流は、閉回路を流れるので比較的長い時間減衰せずに流れるようになっている。

【0082】なお、半導体デバイスチップの裏面側からレーザビームを照射する第1の理由は、第3の実施の形態例で説明したのと同様に多層配線構造のチップの配線部を有効に加熱することができるためである。第2の理由は、磁場検出器5をチップの表面側に配置することにより微少な熱起電力電流を検知することができるためである。すなわち、通常、チップの厚みは500 μ m前後であり、導電性薄膜30の厚みとしては100 μ m程度のものは容易に使用することができる。このため、磁場検出器5を導電性薄膜30を挟んでチップの表面側に配置した方が磁場検出器5を熱起電力電流の流れる経路に近づけることができ、より微少な熱起電力電流を検知することができる。このように、本来は別々の理由からレーザビーム3は半導体デバイスチップ4の裏面から照射する方が良く、磁場検出器5は半導体デバイスチップ4の表面に配置する方がよいのであるが、これが相対した側の配置になるため、結果的には、レーザビーム3を発生するレーザ発生器1および光学系2と、磁場検出器5とが互いに邪魔することのない構成とすることが可能となる。

【0083】次に、本発明を有効たらしめている、重要なポイントである、熱起電力電流によって発生される磁場の空間分布に関して説明する。欠陥部へレーザビーム3を照射し加熱することにより発生した熱起電力電流の経路は、レーザビーム3が照射されている半導体デバイスチップ4上のレーザ被照射部を含み、そのレーザ被照射部の両側からボンディングパッド14または電極へと延びる配線部と、それらボンディングパッド間または電極間を半導体デバイスチップ4の外部で電気的に接続する導電性薄膜30とにより構成される。半導体デバイスチップ4内部を流れる電流経路は、半導体デバイスチップ4の配線部を流れるため、比較的幅が狭く、この配線部を流れる電流によって誘起される磁場も、ボンディングパッド間または電極間を接続する半導体デバイスチップ4内の電流経路に沿って局在している。一方、半導体デバイスチップ4の外部の導電性薄膜30を流れる電流経路は、ボンディングパッド間または電極間で、比較的広い範囲に分布するため、導電性薄膜30を流れる電流により誘起される磁場も広い範囲に広がる。

【0084】チップ内部の電流経路で発生した磁場と、チップ外部の電流経路で発生した磁場とは、向きとしてはおおよそ互いに打ち消す向きではあるが、上述のように磁場の分布領域が異なるため、完全に打ち消し合うことはない。このように、導電性薄膜30で閉回路を形成することで電流の減衰時間を長くすることと、閉回路を流れる電流が作る磁場が互いに完全には打ち消し合わな

いことが両立可能であることが、本発明を有効にしているポイントである。

【0085】次に、第9の実施の形態例について説明する。図9に示した非破壊検査装置307が、上記非破壊検査装置306と異なるのは、磁場検出器として具体的にSQUID55を用いた点と、そのことに付随して液体窒素9、断熱材8a、8b、磁気シールド材10を追加した点である。断熱材の具体的な材料としては発泡スチロールが容易に薄く出来、しかも断熱効果が高く適当である。周囲から来る磁場ノイズを遮断するために磁気シールド材10で、出来る限り覆うことも必要である。図9に示したように、レーザビームが通過する程度の穴を開けることは、磁気シールド効果には大きくは影響しない。

【0086】次に、図10を参照して第10の実施の形態例について説明する。第10の実施の形態の非破壊検査装置308が、上記非破壊検査装置307と異なるのは、SQUIDの冷却方法として冷却器11を用いていることと、断熱のために真空を利用していることとである。冷却器11とSQUID55を接触させることで、SQUID55は液体窒素温度(77K)以下には簡単に冷却できる。磁気シールド材10と、レーザを通すためのガラス材13で気密構造とし、真空ポンプ12で真空にすることで、熱の放散を防ぐことができる。

【0087】次に、このように構成された第8ないし第10の実施の形態例の非破壊検査装置の動作について説明する。最初に第8ないし第10の実施の形態例の共通の動作について説明し、その後、各実施の形態例ごとにそれぞれの独自の動作について説明する。なお、検査対象の半導体デバイスチップは、次の(4)ないし(6)の何れかの状態にあるとする。

(4) 製造前工程の途中のウェハ状態のチップ

(5) 前工程が終了しボンディングパッドが完成し、

(5-a) 良・不良が未検査のチップまたはウェハ、

(5-b) 電気的検査の結果、不良と確定したチップまたはウェハ、

(6) 後工程が終了したパッケージングされたチップ
まず、第8ないし第10の実施の形態例の共通の動作について、第1ないし第7の実施の形態例と異なる部分を中心にして図8を参照しつつ説明する。検査に先立ち、導電性薄膜を半導体デバイスチップの全面またはウェハ全面に密着させる。用いる導電性薄膜として適当なものはアルミ箔、銅箔等、薄く、柔軟性があり、かつ強度のあるものであれば何でもよい。薄膜を密着させるには、ゴムが表面に付いたローラー等を用いればよい。なお、図8では、導電性薄膜30は半導体デバイスチップのボンディングパッドまたは電極にのみ密着し、半導体デバイスチップの他の部分には接しないように描いてあるが、半導体デバイスチップの他の部分は絶縁体であるから、導電性薄膜30を密着させても特に問題はない。

【0088】次に、検査そのものの動作であるが、この動作は、先に説明した第1ないし第4の実施の形態例とほぼ同様であるため、第1ないし第4の実施の形態例の動作と異なる部分を中心にして説明する。レーザ発生器1から発生されたレーザが光学系2で細く絞られ、かつ走査されながらレーザビーム3として半導体デバイスチップ4を照射する。レーザビーム3は走査されながら半導体デバイスチップ4を順次照射していくが、熱起電力電流が流れるのは、熱起電力が発生するタイプの欠陥付近を照射したときだけである。正常に製造された半導体デバイスチップ上には大きな熱起電力を発生する個所はない。熱起電力を発生する欠陥のタイプは、配線中のボイド、配線中の各種析出物、異物等が知られている。

【0089】発生した熱起電力電流は磁場を誘起する。

この磁場を磁場検出器5で検出する。熱起電力電流が流れる経路は、半導体デバイスチップ4におけるレーザビームが照射されたレーザビーム被照射部の一方の側からあるボンディングパッド14または電極に至り、そのボンディングパッド14または電極から導電性薄膜30を経て別のボンディングパッド14または電極に行き、最後にその別のボンディングパッド14から上記レーザビーム被照射部の他方の側に戻って来る道筋である。熱起電力電流が経由するボンディングパッド14または電極は最少で一对であるが、3つ以上の場合もあり、必ずしも対になっているとは限らない。この電流経路中、半導体デバイスチップ4の内部の電流経路では、その経路の平面的広がりにはチップ内の配線を通っているの、比較的小さい。一方、半導体デバイスチップ4の外部すなわち導電性薄膜30での電流経路の平面的広がり、導電性薄膜30の内部で広がるため大きい。この双方の経路中を流れる電流が誘起する磁場は、大まかな向きとしては、お互い打ち消しあう向きに発生するが、双方の電流経路の分布に大きな差があるため、完全に打ち消し合うことはない。

【0090】このようにして発生した磁場を検出するための、高感度な磁場計測法としては第1ないし第4の実施の形態例で説明されたように、(1) SQUID(超電導量子干渉素子)磁束計、(2) フラックスゲート磁束計、(3) 核磁気共鳴型磁束計、(4) 半導体磁気センサー(ホール素子)、の4種類が知られている。ここでは、コストと取り扱いの容易さから高温超電導SQUIDを用いた場合のみを示したが、より高感度の観測が必要な場合には低温超電導SQUIDを用いればよい。

【0091】なお、高温超電導SQUIDを用いた場合におけるSQUIDの冷却の形態であるが、図9、図10におけるSQUIDの冷却の形態は、先に説明した図3、図4の場合とそれぞれ同様の形態であるため、その説明を省略する。

【0092】また、熱起電力電流によって誘起される磁場の向きと大きさが電流経路の長さと同じ向きにも依存する

ことは前述したとおりである。そして、欠陥の存在により流れる電流の向きは予測できないから、全ての方向の磁場を検出する必要がある。このためには、SQUIDの構成要素中実際に磁場を検出する役割をもつ磁場検出コイルの向きは、3つの独立な向きに設定し、独立に磁場を検出することが必要であることも前述したとおりである。なお、走査磁場像の表示は必ずしも3つの独立な像として表示する必要はなく、例えば、そのベクトル和の絶対値を輝度として、ひとつの走査磁場像で表示すれば通常は十分である。また、磁場の大きさは熱起電力電流の流れる経路に近いほど強いから、SQUIDの磁場検出コイルは出来るだけ半導体デバイスチップ4に近いほどよいのは前述の通りである。

【0093】また、この際、半導体デバイスチップ4の外部の電流経路、すなわち導電性薄膜30の内部に流れる電流が誘起する磁場は、広く分布しているため、半導体デバイスチップ4近傍で磁場を検出する限りは、半導体デバイスチップ4の内部に流れる電流が誘起する磁場を完全に打ち消すことはないのは前述の通りである。電流経路の長さに関しては、一般的には電流経路が長いほど発生する磁場が強くなる。通常、製造工程途中の露出した電極間の距離に比較して完成したボンディングパッド14間の距離の方が長い。したがって、通常は製造工程途中の露出した電極上に密着させた導電性薄膜30を通して流れる電流に比較して、ボンディングパッド14の完成後にこれらボンディングパッド14に密着させた導電性薄膜30を通して流れる電流の方が大きな磁場を発生させることができる。

【0094】ふたたび、図8に戻り、動作の説明を続ける。磁場検出器5で検出された磁場の強度に対応した信号強度をもった信号が、制御・画像処理系6に入力される。制御・画像処理系6ではこの信号を輝度に変換し、走査場所に対応した像として像表示装置7に表示する。一度の走査で十分なS/N(信号対ノイズ比)が得られない場合は、複数回の走査で得られた像を積算する。それでも十分なS/Nが得られない場合は、レーザビームを変調し、ロックイン・アンプで信号を増幅することで、S/Nを大幅に改善できることは前述したとおりである。

【0095】次に、半導体デバイスの形態により異なる動作について、各形態ごとに順に説明する。

(4) 製造前工程の途中のウェハ状態にある場合

この場合は、なんらかの電極が半導体デバイスチップ4の表面に出ている状態で検査を実施する。ただ、配線の全面が表面に出ている状態では閉回路の形成が出来ないので、ビア部の形成直後のように、適当な閉回路の形成が可能な状態を選ぶ必要がある。まず、導電性薄膜30を半導体デバイスチップ4の表面に露出している全電極に十分密着させる。導電性薄膜としてはアルミ箔や銅箔を用い、半導体デバイスチップ4の表面の凹凸に沿って

に密着させるように、ローラー等で均一に接触させる。

図8では、図を見易くするために、導電性薄膜30はボンディングパッド14または表面に露出している電極部にのみ接触しているように描いてあるが、実際は、必ずしもそうする必要はなく、半導体デバイスチップ4の表面全体に密着させればよい。まずは、ウェハ上のどのチップが不良であるかを知ればよいから、最初は、出来るだけビーム径を大きくし、広い範囲を走査する。場合によっては走査するのではなく、チップ全体を一度に照射してもよい。その際に、チップと同じ大きさのスリットを設け、正確にチップ単位の大きさあるいはボンディングパッド部を除く内側の大きさでレーザを照射することで、効率よく、チップ毎の欠陥の有無の判定が出来る。チップが良品か不良品かの判定のみをすれば良い場合はこれで検査は終了する。不良のチップが見つかり、欠陥の位置を正確に知りたい場合には、レーザビームを徐々に絞り、それにともない走査範囲を徐々に狭くし、欠陥位置を最後はサブミクロン領域にまで絞り込むことができる。

【0096】(5-a) 前工程は終了しているが、良・不良が未検査のチップまたはウェハである場合
この場合も、基本的には(4)の場合と同じである。まず、導電性薄膜30をボンディングパッド14の表面に十分密着させる。以下の動作は(4)とまったく同じである。

【0097】(5-b) 前工程は終了しているが、検査の結果不良と確定したチップまたはウェハである場合
この場合に検査が要求されるのは、欠陥の場所を絞り込み、欠陥の原因究明をしたい場合である。したがって、導電性薄膜30をボンディングパッド14の表面に十分密着させた後、(4)で述べた動作の後半部のみ、すなわちレーザビームを徐々に絞り、それにともない走査範囲を徐々に狭くし、欠陥位置を最後はサブミクロン領域にまで絞り込むことを実施すればよい。

【0098】(6) 後工程が終了しパッケージングされたチップまたはベアチップの状態で実装されたチップである場合
この場合は、通常良品か不良品かの判断は電氣的測定によって完了している。ただし、テストビリティの問題から100%その判定が正しいわけではないので、良否は確定していないものとして扱った方が、正確な判断ができる。したがって、基本的には(5-a)の場合と同じである。すなわち、通常の故障解析で用いる方法と同じく、半導体デバイスチップ4の表面および裏面を露出させた後、(5-a)の動作を行えばよい。ただし、閉回路を作るためには、必ずしもボンディングパッド14に導電性薄膜30を密着させる必要はなく、半導体デバイスチップ4の全ての外部リード端子を同電位になるように導電性薄膜30または任意の導電体によって電氣的接続を施すことで閉回路を形成してもよい。その際に

は、ボンディングパッド14に導電性薄膜30を密着させないので、半導体デバイスチップ4の表面側は露出させる必要はなく、レーザビームを照射するために半導体デバイスチップ4の裏面側のみを露出させればよい。特にプリップチップ実装のように裏面側が元々露出されている場合はこの方法は容易に実行できる。また、上述した半導体デバイスチップ4の全ての外部リード端子を同電位になるように導電性薄膜30または任意の導電体によって電気的接続を施すことで閉回路を形成する構成は、ちょうど前述した第6の実施の形態例に相当している。

【0099】以上詳述したように、第8ないし第10の実施の形態例によれば、閉回路を比較的長い時間減衰せずに流れる電流により誘起される磁場の検出は、比較的応答速度の遅い磁場検出器を用いても可能であるため、非破壊検査装置を比較的低コストで実現することができる。また、導電性薄膜30を半導体デバイスチップまたはウェハの表面の全面に密着させることは、時間もコストも最小限で済むという利点もある。また、レーザビーム3は半導体デバイスチップまたはウェハの裏側から照射すればよいので、導電性薄膜30は、レーザビーム3が透過するものである必要はなく非磁性であればよい。このため、導電性薄膜30としては例えばアルミ箔や銅箔といった低コストなものを採用することができる利点がある。

【0100】次に、本発明の第11の実施の形態例について図面を参照して詳細に説明する。図11は本発明の第11の実施の形態例を示す構成図である。図中、図8ないし図10と同一の要素には同一の符号が付されており、それらに関する説明はここでは省略する。第11の実施の形態例が第8ないし第10の実施の形態例と異なる点は、レーザビーム3を半導体デバイスチップ14の表面側から照射し、磁場検出器5を半導体デバイスチップ14の裏面側に配置した点と、半導体デバイスチップ14の表面に密着させる導電性薄膜30としてレーザビーム3を透過する透明な膜を使用する点である。

【0101】まず、構成について説明する。レーザ発生器1からレーザが入力される光学系2は、半導体デバイスチップ4の表面側からレーザビーム3を照射するように構成されている。磁場検出器5は、半導体デバイスチップ4の裏面側に配置されている。そして、半導体デバイスチップ4の表面側には、表面側から照射されるレーザビーム3が減衰しないように、使用するレーザの波長において十分透明度の高い導電性薄膜30（図中では導電性透明薄膜と記す）が密着されるようになっている。

【0102】次に、動作について説明する。まず、導電性薄膜30を半導体デバイスチップ4の表面の全面に密着させ、ボンディングパッド14または表面に露出した電極と接続させる。次に、検査の動作に入る。図11で、レーザビーム3の照射により半導体デバイスチップ

4のレーザ被照射部に発生した熱起電力電流は、半導体デバイスチップ4内の配線部を流れ、例えばボンディングパッドまたは電極14-1を経由して、導電性薄膜30内を流れ、ボンディングパッドまたは電極14-7を経由して、再び、半導体デバイスチップ4内の配線を流れ、元のレーザ被照射部に戻る。そして、この熱起電力電流がジュール熱でエネルギーを消失するまでこの経路で流れ続ける。この第11の実施の形態例の場合も、第8ないし第10の実施の形態例の場合と同様に、磁場検出器としては、現時点ではSQUIDを用い、効率よく磁場を検出するためには、磁場検出面は3つの直角な方向に配置する必要がある。SQUIDの冷却の形態は前述した形態に準ずるので、ここでは触れない。この第11の実施の形態例によれば、前述した第8ないし第10の実施の形態例と同様の作用効果を奏することはもちろんである。

【0103】第11の実施の形態例で注意すべき点は、発生する熱起電力電流の経路と磁場検出器5の間の距離である。磁場検出器5によって半導体デバイスチップ4の裏面側から磁場を検出するため、発生する熱起電力電流の経路と磁場検出器5の間は、少なくとも半導体デバイスチップ4の厚み分以上の距離となる。したがって、磁場検出器5によって半導体デバイスチップ4の裏面側から磁場をより確実に検出するためには、検査に先立ちできるだけ半導体デバイスチップ4の裏面側を研削し半導体デバイスチップ4の厚みを薄くして磁場検出器5と熱起電力電流の経路との間の距離を短くすることが望ましい。

【0104】以上説明したように、第8ないし第11の実施の形態例では、第1に、半導体デバイス製造前工程の途中の段階での電気的非破壊検査において、低コストな検査が可能となり、製品の歩留まりおよび信頼性に関する適切な処置が容易となる。その理由は、検査に先立ってボンディングパッドの形成が不要であり、熱起電力電流が閉回路を流れるので、比較的低速な磁場検出器を用いることができるためである。また、第2に、前工程終了後の形態においては、より効率的で低コストな検査が可能となる。その理由は、熱起電力を発生する欠陥の検出が電気的接続の組み合わせを考慮することなく、また、電流経路集束ボードとプローブなどの特別な治工具を用いることなく可能となるためである。

【0105】なお、上述した第1ないし第11の実施の形態例では、レーザ発生器1から発し光学系2で細く絞ったレーザビーム3を、半導体デバイスチップ4の表面4f上に、走査しながら照射した時に発生する磁場を、磁場検出器5で検出し、レーザビームの走査は光学系2の内部でレーザビームを偏向させることにより行っている。しかしながら、上述のようにレーザビーム3を走査することで半導体デバイスチップ上のレーザビーム3の照射位置を変化させる場合には次の問題がある。すなわ

ち、半導体デバイスチップ上におけるレーザビーム 3 の照射位置の変化する領域（以下走査領域という）が広いと、磁場が発生する領域が広範囲となるため、磁場の発生する箇所も広範囲となり、磁場の発生する箇所が磁場検出器 5 から離れると弱い磁場しか検出できなくなるおそれがある。これは、磁場検出器 5 の位置が半導体デバイスチップに対して相対的に固定されているためである。

【0106】上述の問題を解消するためには、例えば次のような構成とすればよい。すなわち、レーザビーム生成手段を構成するレーザ発生器 1 と光学系 2 から照射されるレーザビームの照射点と、磁場検出手段を構成する磁場検出器 5 により磁気検出される検出点との相対的な位置関係が固定されるように、レーザ発生器 1、光学系 2、磁場検出器 5 を構成する。そして、上記照射点と検出点の相対的な位置が固定された状態で、半導体デバイスチップを照射点と検出点に対して移動させることでレーザビームの半導体デバイスチップ上の照射位置を変化させるように構成する。このように構成することで、半導体デバイスチップ上におけるレーザビーム 3 の走査領域が広い場合であっても、磁場の発生する箇所が磁場検出器 5 に対して常に同一の位置となり、レーザビームの半導体デバイスチップ上の照射位置が変化しても磁場検出器 5 が弱い磁場しか検出できなくなることがなくなる。この際、レーザビーム生成手段（レーザ発生器と光学系）から照射されるレーザビームの照射点と、磁場検出手段（磁場検出器）により磁気検出される検出点との相対的な位置関係は、磁場検出器により検出点で検出される磁気検出値が最も大きな値となるように設定するのが望ましいことはもちろんである。

【0107】次に、製造工程途中の半導体デバイスチップを検査する場合の問題について検討する。図 1 2 は、製造工程途中のウェハ状態にある半導体デバイスチップの構成例を示す断面図である。図 1 2 において、第 1 層目配線まで形成されたウェハに配列された半導体デバイスチップ 4 は、シリコン基板部（Si 基板部）3 1 と、シリコン基板部 3 1 の上側に形成された絶縁層 3 2 と、絶縁層 3 2 の上側に形成され互いに絶縁層 3 2 で絶縁される隣接する第 1 層目配線 3 4、3 4 と、絶縁層 3 2 の厚み方向に貫通してシリコン基板 3 1 と第 1 層目配線 3 4、3 4 を接続するコンタクト部 3 3 とを備えている。そして、第 1 層目配線 3 4 の部分には、隣り合う第 1 層目配線 3 4 間にショート欠陥 4 2 が存在し、また、レーザビームの照射で熱起電力が発生する熱起電力発生欠陥 4 1 が存在している。

【0108】この種の欠陥はともに、集積回路の機能に致命的な影響を及ぼすため、製造工程のできるだけ早い段階で検出し、対策を施す必要がある。なお、ショート欠陥 4 2 は、エッチング残りやマスク欠陥等により形成される欠陥である。一方、熱起電力発生欠陥 4 1 は、シ

リコンの析出、配線の欠け、異物の存在等により形成される欠陥である。これら 2 種類の欠陥が、同一配線部に存在する確率は通常は低い。しかし、開発の初期の段階や、製造ライン変更後の初期の段階においては、その確率は極めて高くなり、これらの欠陥の存在を製造工程の早い段階で検出することは、開発やライン立ち上げを迅速に行う上で極めて有効である。

【0109】次に、図 1 2 に示したような欠陥が存在する構造ができあがった後、製造工程の各段階において、前述した第 1 の実施の形態の非破壊検査装置で検査を行う場合について説明する。図 1 3 は図 1 2 と同じ段階で検査を行った状態を示している。図 1 4 は図 1 2 の段階の後の段階で検査を行った状態を示している。この図 1 4 の製造工程の段階では、第 1 層目配線 3 4 の上部に絶縁層 3 2 が形成されその絶縁層 3 2 を貫通して第 1 層目配線 3 4 に接続されるビア 3 5 が形成されている。図 1 5 は図 1 4 の段階の後の段階で検査を行った状態を示している。この図 1 5 の製造工程の段階では、第 1 層目配線 3 4 の上部に形成された絶縁層 3 2 を貫通するビア 3 5 の箇所には第 2 層目配線 3 7 が形成されている。図 1 3 乃至図 1 5 に示されているように、熱起電力発生欠陥 4 1 にレーザビーム 3 が照射されると、熱起電力発生欠陥 4 1 から熱起電力が発生し、その結果、矢印で示す電流経路 6 1 にそって過渡的な電流が流れて磁場が発生する。そして、この磁場を半導体デバイスチップ 4 の表面に配置された磁場検出器（図示せず）で検出することで欠陥位置を同定することは前述した通りである。

【0110】上述したように、単に製造工程途中の半導体デバイスチップの配線層に対してレーザビームを照射して欠陥箇所が発生する磁場を検出して欠陥の有無や欠陥の位置を特定する場合には以下のような問題がある。すなわち、膨大なコストと多大な工数がかかることである。その第 1 の理由は、図 1 3、図 1 4、図 1 5 のどの工程での検査においても、熱起電力電流は開回路でしか流れないため、熱起電力電流が流れる時間が比較的短く、応答速度の速い磁場検出器、すなわち高額の磁場検出器が必要なことである。また、第 2 の理由は、検査対象となる配線層（例えば上記第 1 層目配線）の欠陥を検出する検査を、上記配線層が形成された製造工程の段階以降の段階で非選択的に行うと効率が悪く多大な工数がかかることである。

【0111】次に、このような問題を解消することができる第 1 2 の実施の形態について説明する。まず、この第 1 2 の実施の形態の理解を容易にするため概略の説明を行う。すなわち、この第 1 2 の実施の形態では、検査の対象となる半導体デバイスチップ（ウェハに配列された状態）の製造工程中に、検査の対象となる検査対象配線の上の層の配線用の導電性膜（以下配線用導電膜という）が上記検査対象配線の表面側の全面に付着された状態で検査を行う。このように上記検査対象配線の表面側

の全面に配線用導電膜が付着された状態では、検査対象配線の一部に形成された熱起電力発生欠陥と検査対象配線間のショート欠陥とを含む閉回路が形成される。これにより、熱起電力発生欠陥をレーザビームで加熱することにより発生した熱起電力電流が、その熱起電力が発生した配線と、ショート欠陥と、このショート欠陥で互いに接続される隣接する配線と、検査対象配線の表面側の全面に付着している配線用導電膜とを含む閉回路に流れることが可能となる。上記熱起電力電流は、閉回路を流れるため、比較的長い時間減衰せずに流れる。したがって、その熱起電力電流により誘起される磁場の検出は、比較的応答速度の遅い磁場検出器を用いても可能であるため、磁場検出器が比較的 low コストで済む。また、検査対象配線の欠陥の検出を一工程で確実に実施することができるため、非選択的な製造工程の段階で欠陥の検出を行う場合と比較して圧倒的に効率が向上する。

【0112】次に、この第12の実施の形態を有効たらしめている、重要なポイントである、発生する磁場の空間分布に関して説明する。熱起電力発生欠陥へレーザビームを照射し加熱することにより発生した熱起電力電流の経路は、レーザ照射部を含み、その両側からビアへと延びる配線およびショート欠陥と、そのビアの上部の全面に付着した導電性膜とにより構成される。配線の部分を流れる電流経路は、比較的幅が狭く、それによる磁場も、配線に沿って局在している。一方、半導体デバイスチップの検査対象配線の表面側の全面に形成された配線用導電膜を流れる電流経路は、比較的広い範囲に分布するため、その電流により誘起される磁場も広い範囲に広がる。配線部分の電流経路で発生した磁場と、配線用導電膜の電流経路で発生した磁場とは、閉回路ループの外部では、向きとしてはおおよそ互いに打ち消す向きではあるが、上述のように磁場の分布領域が異なるため、それほど打ち消し合うことはない。このように、配線用導電膜で閉回路が形成された状態で検査することで、熱起電力電流の減衰時間を長くすることと、閉回路を流れる電流が作る磁場が互いにそれほど打ち消し合わないことの双方が両立することが本発明を有効にしているポイントである。

【0113】次に、第12の実施の形態について図面を参照して説明する。図16は第12の実施の形態の一例を示す説明図であり、図16(A)は縦断面からみた状態を示す説明図であり、図16(B)は平面からみた説明図である。図17は第12の実施の形態の他の例を示す縦断面からみた状態を示す説明図である。図16

(A)に示されているように、熱起電力発生欠陥41が第1層目配線34（特許請求の範囲の検査対象配線）に形成され、さらに、その隣の第1層目配線34との間にショート欠陥42が形成されている。第1層目配線34の上層には、絶縁層32と該絶縁層32を厚み方向に貫通したビア35a、35bが形成されている。そして、

絶縁層32の上層には、第2層目配線用導電膜36（特許請求の範囲の配線用導電膜に相当）が半導体デバイスチップ4（ウェハの状態にある）の表面側の全面に形成され、ビア35a、35bによって第1層目配線34と第2層目配線用導電膜36とが接続されている。この状態で検査を行う。なお、配線用導電膜は、該配線用導電膜にパターンが形成された後、このパターン以外の部分を取り除かれて配線とされるものであり、材料としては金属、シリサイド、多結晶シリコン等などの少なくとも1つを含むものである。

【0114】図16(A)には、熱起電力発生欠陥41が存在し、そこにレーザビーム3を照射した瞬間を断面から見た様子が、図16(B)には、それを平面的に見た様子が共に説明に必要な最低限の要素だけで描いてある。図16(A)でレーザビーム3が熱起電力発生欠陥41に照射されると、熱起電力が発生し、図16(A)および図16(B)において矢印で示す電流経路611、612等で示す向きで熱起電力電流が流れる。熱起電力電流の経路は、第1層目配線側を流れる経路611と、第2層配線用導電膜側を流れる経路612に分けて示した。図16(B)で示されるように、電流経路611に流れる電流は、パターン形成された配線（第1層目配線34）に流れるため狭い領域を流れているのに対し、電流経路612に流れる電流は、第2層配線用導電膜36の全体に広がるように流れるため、広い領域を流れる。電流経路611に流れる電流と電流経路612に流れる電流が発生する磁場は、定性的には、「電流経路611ービア35bー電流経路612ービア35a」で形成される閉回路のループの外部では、互いに打ち消しあう向きではある。しかし、上述のように電流経路611、612の電流経路の分布が大きく異なるため、発生した磁場は、閉回路ループの外側でも、あまり打ち消し合うことはなく、図1に示した構成を用いることで、半導体デバイスチップ4の表面側（ウェハの表面側）に配置した磁場検出器により検出することができる。また、この時の磁場は、閉回路による電流で発生するため、比較的長い時間発生している。従って、比較的応答速度の遅いすなわち比較的 low コストの磁場検出器で検出可能である。なお、図16ではウェハの表面側を上、図1ではウェハの裏面側を上、描いてあるので、見比べる際に注意されたい。

【0115】さて、先に説明した図13ないし図15の製造工程の段階で検査を行った場合は、熱起電力電流は、閉回路として流れる経路がないため、細い矢印で示した電流経路61を、寄生容量と配線および欠陥部の抵抗で決まる過渡的な電流として流れるだけであり、このような電流は極めて短時間しか流れない。したがって、このような電流が作る短時間しか発生しない磁場を検出するには極めて応答速度の速い、すなわち高価な磁場検出器が必要となる。一方、第12の実施の形態では、発

生ずる磁場は比較的長い時間発生しているため、比較的応答速度の遅いすなわち低コストの磁場検出器で検出可能である。

【0116】図17に示す例では、図16の例とは異なり、第1層目配線34とその上層の第2層目配線用導電膜36の間に形成されている絶縁層32に形成されたショート欠陥422によって第1層目配線34と第2層目配線用導電膜36が導通している。また、図17に示す例では、閉回路は「電流経路611ービア35bー電流経路612ーショート欠陥422」と形成される。したがって、図16に示した場合と同様にレーザビーム3が熱起電力発生欠陥41に照射されると、熱起電力が発生し、電流経路611、612等で示す向きで熱起電力電流が流れる。

【0117】また、電流経路611に流れる電流は、パターン形成された配線（第1層目配線34）に流れるため狭い領域を流れているのに対し、電流経路612に流れる電流は、第2層配線用導電膜36の全体に広がるように流れるため、広い領域を流れる。また、電流経路611に流れる電流と電流経路612に流れる電流が発生する磁場は、定性的には、「電流経路611ービア35bー電流経路612ーショート欠陥422」で形成される閉回路のループの外部では、互いに打ち消しあう向きではある。しかし、上述のように電流経路611、612の電流経路の分布が大きく異なるため、発生した磁場は、閉回路ループの外側でも、あまり打ち消し合うことはなく、図17に示した構成を用いることで、半導体デバイスチップ4の表面側（ウェハの表面側）に配置した磁場検出器により検出することができる。また、この時の磁場は、閉回路による電流で発生するため、比較的長い時間発生している。従って、比較的応答速度の遅いすなわち比較的 low コストの磁場検出器で検出可能である。なお、図17に示した例では、ショート欠陥422は、第2層目配線用導電膜36にパターンが形成されて第2層目配線が形成された後は、必ずしもショート欠陥とはならないが、ショート欠陥422が存在するために閉回路が形成され熱起電力発生欠陥41を検出することができる。また、図16、図17に示した例では、シリコン基板部の上に形成される第1層目配線を検査対象配線として説明したが、検査対象配線は上記第1層目配線に限定されるものではなく、他の階層の配線であってもよいことはもちろんである。

【0118】以上説明したように、第12の実施の形態によれば、検査を行う製造工程を選択することにより、熱起電力電流が流れる閉回路の構成を可能にし、その結果、応答速度の遅い磁場検出器すなわち低コストの磁場検出器を用いても、熱起電力発生欠陥を検出できる非破壊検査装置および非破壊検査方法を実現することができる。また、検査を実施する製造工程を半導体デバイスの製造工程途中の段階で行うことができるため、半導体デ

バイスの付加価値が小さいうちに、効率よく検査を行うことができる。この結果、半導体デバイスの生産性向上および信頼性向上に寄与することができる。

【0119】

【発明の効果】以上説明したように本発明は、レーザ光を発生する光源と、前記光源が発生したレーザ光よりレーザビームを生成して半導体デバイスチップに照射するレーザビーム生成手段とを備えて前記半導体デバイスチップを非破壊的に検査する装置であって、前記レーザビーム生成手段による前記レーザビームの照射により前記半導体デバイスチップ中に熱起電力電流が生じて誘起される磁場の強度を検出する磁場検出手段を備え、前記磁場検出手段の検出結果により前記半導体デバイスチップの欠陥の有無を検査することを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所

に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れ、その結果、磁場が生成される。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0120】また、本発明は、レーザ光を発生させ、前記レーザ光よりレーザビームを生成して半導体デバイスチップに照射し、前記半導体デバイスチップを非破壊的に検査する方法であって、前記レーザビームの照射により前記半導体デバイスチップ中に熱起電力電流が生じて誘起される磁場の強度を検出し、検出した前記磁場の強度により前記半導体デバイスチップの欠陥の有無を検査することを特徴とする。本発明の非破壊検査方法では、レーザビームが半導体デバイスチップ上の欠陥箇所に照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れ、その結果、磁場が生成される。この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0121】すなわち、本発明では、従来のように熱起電力により生じた電流を直接計測するのではなく、その電流によって誘起された磁場を計測するので、電流変化検出器を半導体デバイスチップに接続する必要がなく、従来必要であったボンディングパッドの選択、およびボンディングパッドに対する電流変化検出器の接続作業は不要となり、検査に要する作業工数およびコストを大幅に削減できる。また、ボンディングパッドが半導体デバイスチップに形成される前の段階において、半導体デバイスチップの欠陥検出が可能となるため、半導体製造工程のボンディングパッド完成以前の、より上流での検査が可能となり、従来に比べて半導体製造工程のより上流段階で検査結果のフィードバックを行うことができる。

【0122】また、本発明の非破壊検査装置は、半導体デバイスチップ上の所定箇所に一端が電氣的に接続された電流回路を1つまたは複数設け、磁場検出手段を前記電流回路に近接して配置したことを特徴とする。本発明

の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップから前記電流回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0123】また、本発明の非破壊検査方法は、半導体デバイスチップ上の所定箇所に一端が電気的に接続された電流回路を1つまたは複数設け、前記電流回路に電流が流れて発生する磁場の強度を検出することを特徴とする。本発明の非破壊検査方法では、レーザビームが半導体デバイスチップ上の欠陥箇所照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップから前記電流回路に流れて磁場を誘起する。そして、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0124】したがって、本発明では、半導体デバイスチップ内部に過渡的に流れる電流をこの半導体デバイスチップの外部に設けた電流回路で取り出すようにしている。このため、電流回路を流れる電流によって強い磁場が生成されるようにこの電流回路の経路を設定して磁場を検出することが可能となり、チップ内部のみに過渡的に流れる電流により誘起される磁場がごく微小で、検出が困難な場合でも高感度で欠陥を検出できる。この発明では、電流回路は例えばボンディングパッドに接続するので、ボンディングパッド形成後に検査を行うことになるが、従来のようにボンディングパッドを選択する必要がないので、作業効率は大幅に向上する。

【0125】また、本発明の非破壊検査装置は、前記半導体デバイスチップの表面側に露出しているボンディングパッドまたは電極の全てに電気的に接続して前記ボンディングパッドまたは前記電極の全てを同電位にする導電性薄膜を前記半導体デバイスチップの表面側に設け、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップのボンディングパッドまたは電極、前記欠陥箇所を含んだ配線、ならびに前記導電性薄膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0126】また、本発明の非破壊検査方法は、前記半導体デバイスチップの表面側に露出しているボンディングパッドまたは電極の全てに電気的に接続して前記ボンディングパッドまたは前記電極の全てを同電位にする導

電性薄膜を前記半導体デバイスチップの表面側に設け、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査方法では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、半導体デバイスチップのボンディングパッドまたは電極、前記欠陥箇所を含んだ配線、ならびに前記導電性薄膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0127】したがって、本発明では、半導体デバイスチップ内部に過渡的に流れる電流をこの半導体デバイスチップ内の欠陥箇所を含んだ配線と導電性薄膜で形成される閉回路に流すようにしている。このため、導電性薄膜はボンディングパッドが形成される前に、半導体デバイスの表面に露出している電極に接続することができるので、ボンディングパッド形成前に検査を行うことができる。また、閉回路に流れる電流は比較的長時間流れるため、比較的低速な磁場検出手段、すなわち低コストな磁場検出手段を採用することができる。また、導電性薄膜をボンディングパッドまたは電極に接続すればよいので、特別な治工具が不要であり、作業が効率的に行える。

【0128】また、本発明の非破壊検査装置は、前記半導体デバイスチップの検査対象となる検査対象配線と導通する配線用導電膜を前記半導体デバイスチップの表面側の全面に形成し、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査装置では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、前記欠陥箇所を含んだ検査対象配線と前記配線用導電膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチップに含まれる欠陥を検出する。

【0129】また、本発明の非破壊検査方法は、前記半導体デバイスチップの検査対象となる検査対象配線と導通する配線用導電膜を前記半導体デバイスチップの表面側の全面に形成し、前記磁場検出手段を前記半導体デバイスチップの近傍に配置したことを特徴とする。本発明の非破壊検査方法では、レーザビーム生成手段により生成されたレーザビームが半導体デバイスチップ上の欠陥箇所照射され欠陥箇所が加熱されると、熱起電力によって過渡的に電流が流れる。この電流は、前記欠陥箇所を含んだ検査対象配線と前記配線用導電膜によって形成される閉回路に流れて磁場を誘起する。磁場検出手段は、この磁場の強度を検出することで半導体デバイスチ

ップに含まれる欠陥を検出する。

【0130】したがって、本発明では、半導体デバイスチップ内部に過渡的に流れる電流をこの半導体デバイスチップ内の欠陥箇所を含んだ配線と配線用導電膜で形成される閉回路に流すようにしている。そのため、配線用導電膜は半導体デバイスに形成されている検査対象配線に接続することが可能であるので、製造工程途中の段階で検査を行うことができ、半導体デバイスの付加価値が小さいうちに、効率よく検査を行うことができる。また、閉回路に流れる電流は比較的長時間流れるため、比較的低速な磁場検出手段、すなわち低コストな磁場検出手段を採用することができる。

【図面の簡単な説明】

【図1】(A)は本発明の第1の実施の形態例を示す構成図、(B)は本発明の第5の実施の形態例を示す構成図である。

【図2】本発明の第2の実施の形態例を示す構成図である。

【図3】図3は本発明の第3の実施の形態例を示す構成図である。

【図4】本発明の第4の実施の形態例を示す構成図である。

【図5】第5の実施の形態例により検査されるチップ周辺を詳しく示す下面図である。

【図6】本発明の第6の実施の形態例を構成する電流経路集束ボードを示す構成図である。

【図7】本発明の第7の実施の形態例を構成する電流経路集束ボードを示す構成図である。

【図8】本発明の第8の実施の形態例を示す構成図である。

【図9】本発明の第9の実施の形態例を示す構成図である。

【図10】本発明の第10の実施の形態例を示す構成図である。

【図11】本発明の第11の実施の形態例を示す構成図である。

【図12】製造工程途中のウェハ状態にある半導体デバイスチップの構成例を示す断面図である。

【図13】図12と同じ段階で検査を行った状態を示す説明図である。

05 【図14】図12の段階の後の段階で検査を行った状態を示す説明図である。

【図15】図14の段階の後の段階で検査を行った状態を示す説明図である。

【図16】第12の実施の形態の一例を示す説明図であり、図1(A)は縦断面からみた状態を示す説明図であり、図1(B)は平面からみた説明図である。

【図17】第12の実施の形態の他の例を示す縦断面からみた状態を示す説明図である。

【図18】従来の非破壊検査装置の一例を示す構成図である。

【図19】従来の非破壊検査装置の一例を示す構成図である。

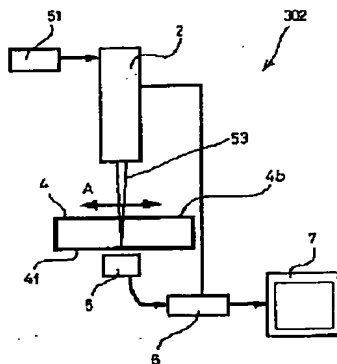
【図20】モデルとなる半導体デバイスチップの構成を本発明に関係する部分に限って示す斜視図である。

20 【図21】レーザビームの走査と取得像との関係を示す概念図である。

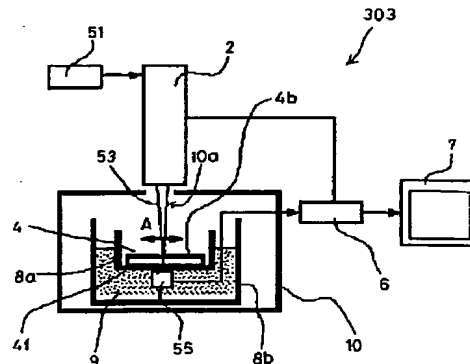
【符号の説明】

1……レーザ発生器、2……光学系、3……レーザビーム、4……半導体デバイスチップ、5……磁場検出器、55……SQUID、6……制御・画像処理系、7……像表示装置、8……断熱材、9……液体窒素、10……磁気シールド材、11……冷却器、12……真空ポンプ、13……ガラス材、14……ボンディングパッド、15……プローバ、16……電流経路集束ボード、17……電流経路集束ボード、30……導電性薄膜、32……絶縁層、34……第1層目配線（検査対象配線）、35、35a、35b……ビア、36……第2層目配線用導電膜（配線用導電膜）、131……電流変化検出器、106……制御・画像処理系、115……プローバ、3501～3509……非破壊検査装置。

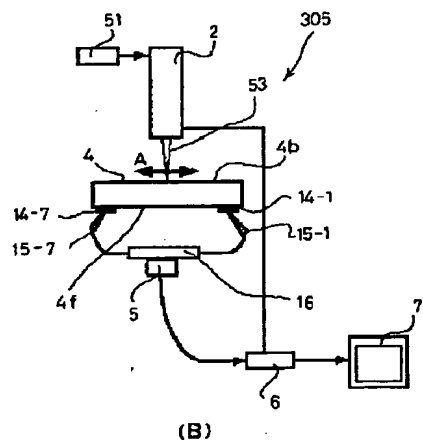
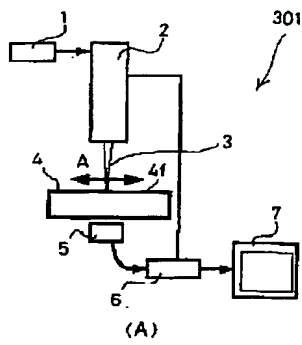
【図2】



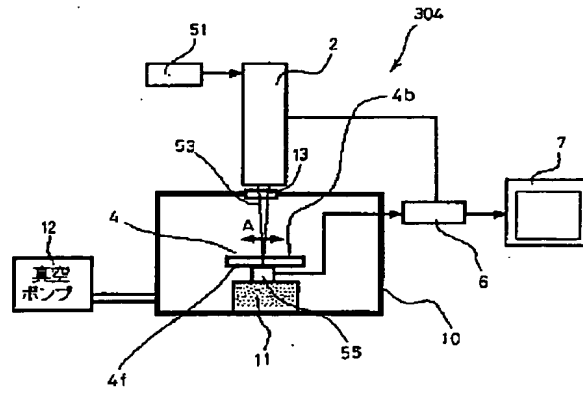
【図3】



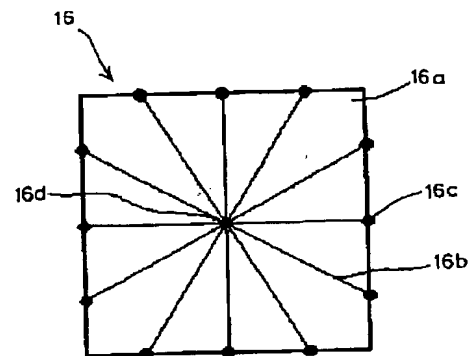
【図1】



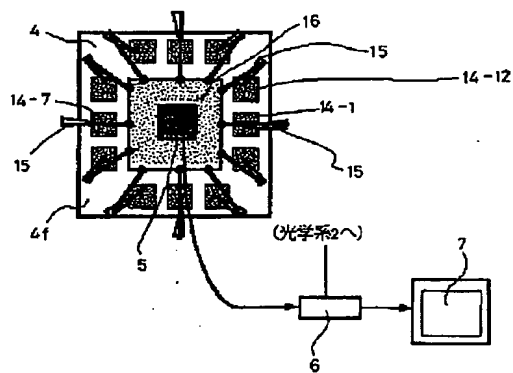
【図4】



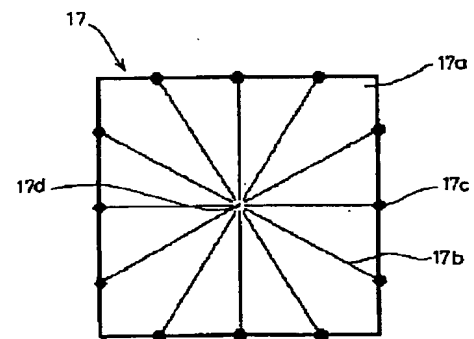
【図6】



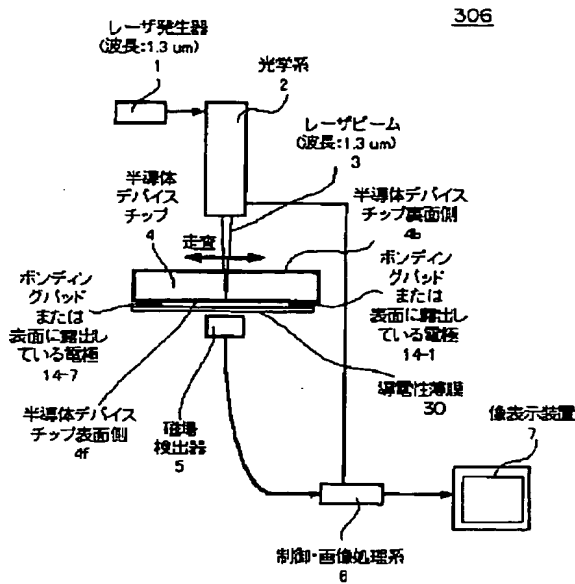
【図5】



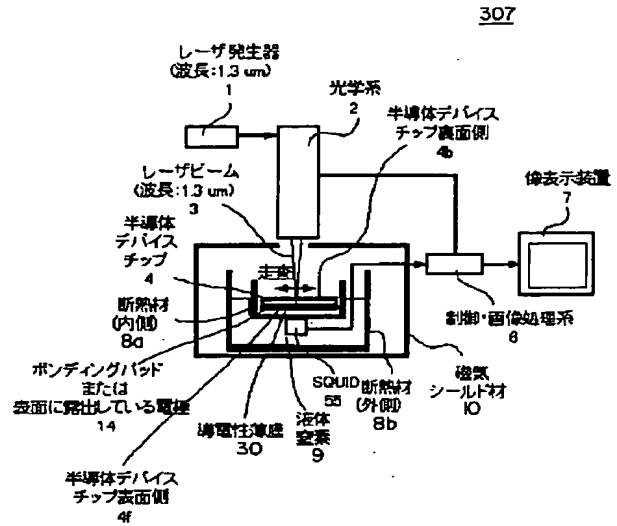
【図7】



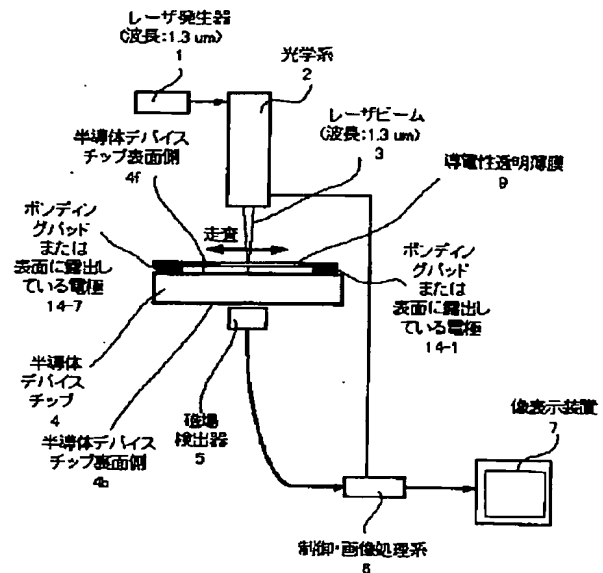
【図 8】



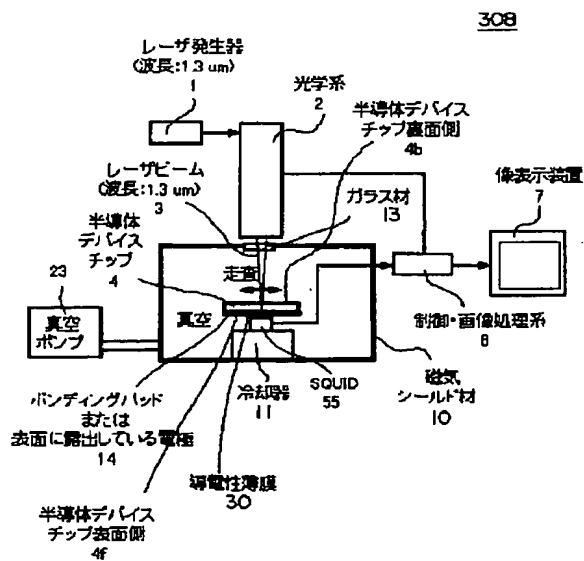
【図 9】



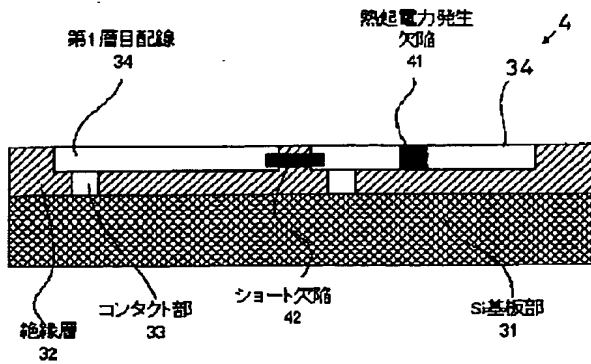
【図 11】



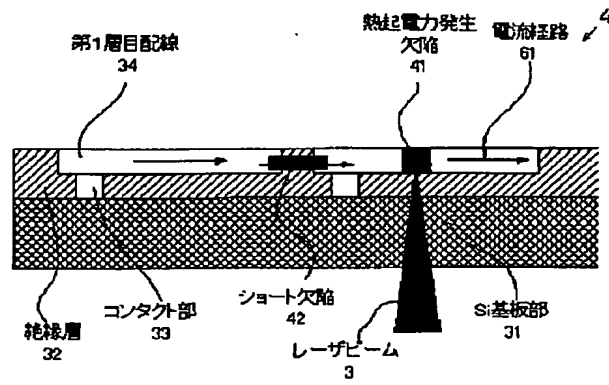
【図 10】



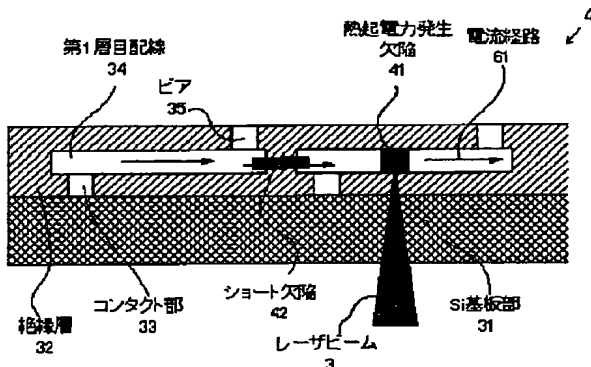
【図12】



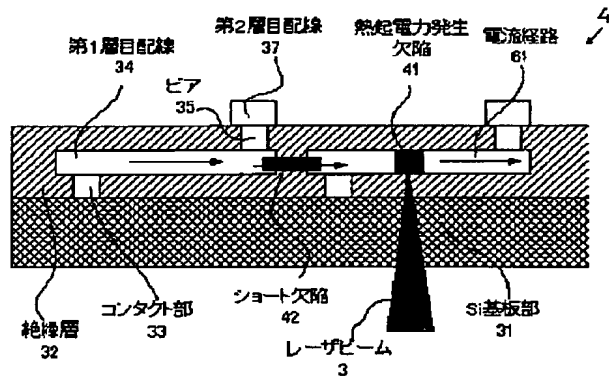
【図13】



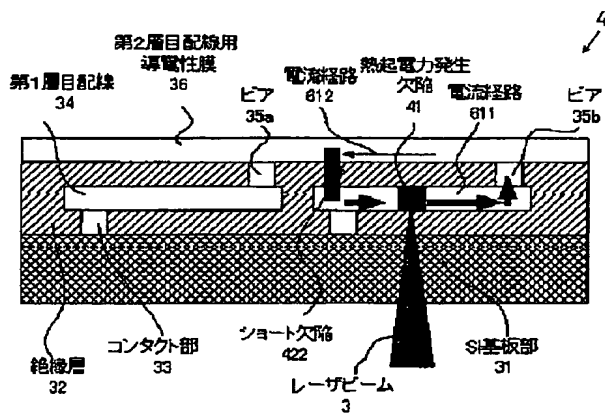
【図14】



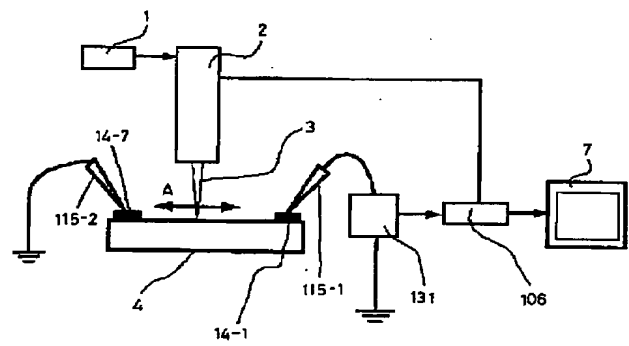
【図15】



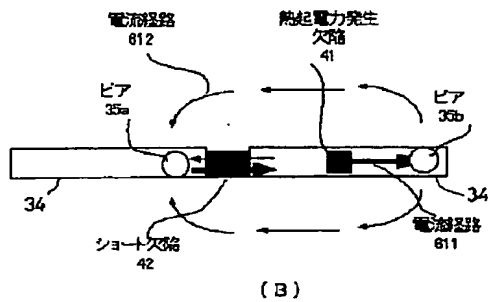
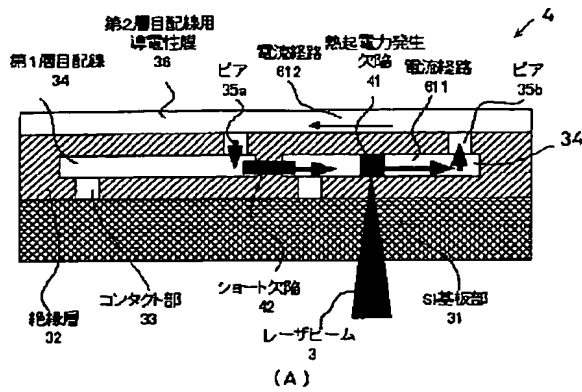
【図17】



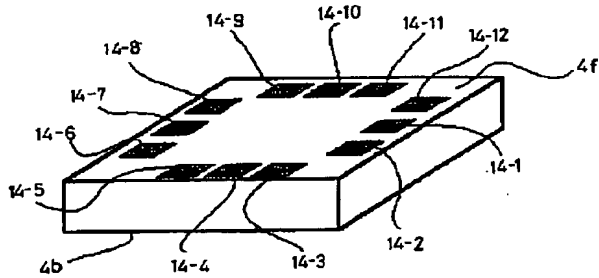
【図18】



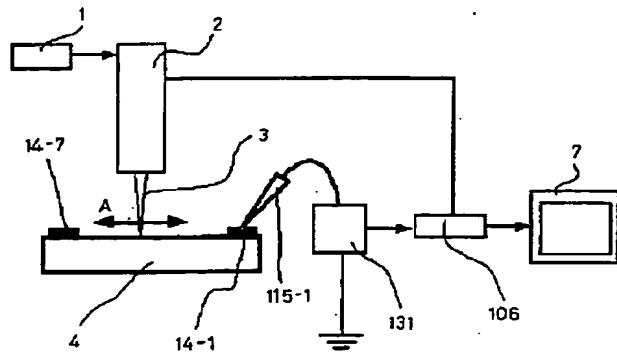
【図16】



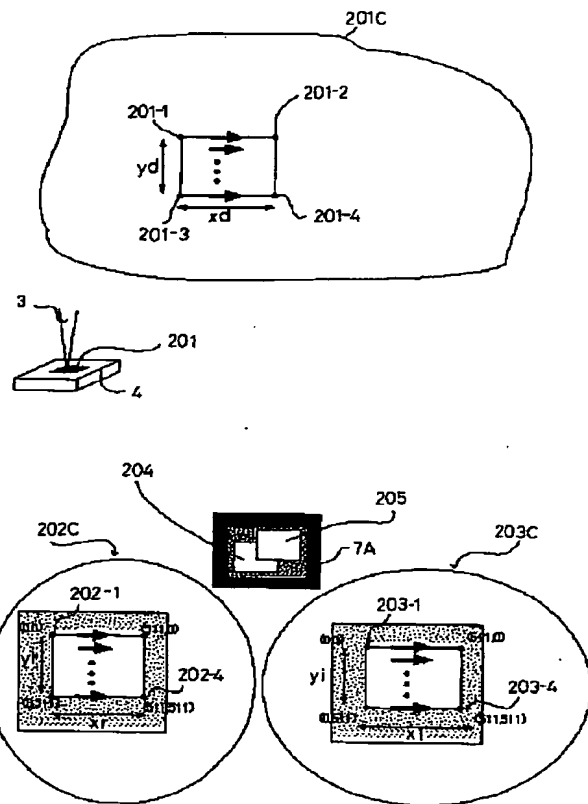
【図20】



【図19】



【図21】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.